**Содержание лекций**

[1. Введение в цифровую схемотехнику. Основные термины и определения. 2](#_Toc146536876)

[1.1. Представление аналогового и цифрового сигналов. Их достоинства и недостатки 3](#_Toc146536877)

[1.2. Модели логических микросхем 5](#_Toc146536878)

[2. Полупроводниковые приборы: принципы действия и основные параметры 7](#_Toc146536879)

[2.1. Диод 7](#_Toc146536880)

[2.2. Тиристор. 9](#_Toc146536881)

[2.3. Биполярный транзистор. 11](#_Toc146536882)

[2.4. Полевой транзистор. 12](#_Toc146536883)

[3. Базовые элементы цифровой логики. 14](#_Toc146536884)

[3.1. Термины и определения. 15](#_Toc146536885)

[3.2. Логический элемент НЕ 18](#_Toc146536886)

[3.3. Логический элемент ИЛИ 19](#_Toc146536887)

[3.4. Логический элемент И-НЕ 19](#_Toc146536888)

[3.5. Логический элемент ИЛИ-НЕ 19](#_Toc146536889)

[3.6. Логический элемент «Исключающее ИЛИ» 20](#_Toc146536890)

[3.7. Логический элемент «Исключающее ИЛИ-HE» 20](#_Toc146536891)

[3.8. Применение логических элементов «Исключающее ИЛИ» и «Исключающее ИЛИ-НЕ» 21](#_Toc146536892)

[4. Типы логики цифровых интегральных микросхем 23](#_Toc146536893)

[5. Триггеры 31](#_Toc146536894)

[6. Регистры 39](#_Toc146536895)

Курс конспект лекций:

**«Схемотехника электронных устройств»**

# 1. Введение в цифровую схемотехнику. Основные термины и определения.

***Нормативная база предмета.***

ЕСКД. Элементы цифровой техники ГОСТ 2.743-91

Микросхемы интегральные ГОСТ Р 57435-2017Потехин В.А. Схемотехника цифровых устройств: учеб. пособие для вузов – Томск: В-Спектр, 2012. – 250 с.

**Сигнал** — некоторая величина, которая изменяется во времени и несет полезную информацию.

**Шум** — некоторая величина, которая изменяется во времени по случайному закону и не несет полезную информацию.

**Отношение сигнал/шум** равно отношению мощности сигнала к мощности шума.

**Наводки и помехи** — паразитные шумы и сигналы природного или техногенного происхождения, искажающие полезный сигнал.

**Аналоговый сигнал** — электрический сигнал, амплитуда и частота которого во времени может изменяться в широких пределах. А цифровой сигнал — электрический сигнал, амплитуда которого во времени может принимать только определенные значения, для упрощения, как правило, только два: так называемая «логическая единица» й «логический ноль».

**Аналоговое устройство** — электронное устройство, предназначенное для работы с аналоговыми сигналами.

**Цифровое устройство** — электронное устройство, предназначенное для работы с цифровыми сигналами.

**Логический ноль** — уровень электрического сигнала, уверенно принимаемый цифровыми устройствами за нулевое значение (Low).

**Логическая единица** — уровень электрического сигнала, уверенно принимаемый цифровыми устройствами за несущее сигнал значение (High).

**Электрический импульс** — кратковременный всплеск электрического напряжения или тока.

**Активный уровень сигнала** — уровень, соответствующий приходу сигнала, т. е. выполнению этим сигналом соответствующей ему функции.

**Пассивный уровень сигнала** — уровень, при котором сигнал не выполняет никакой функции. Инвертирование или инверсия сигнала — изменение полярности сигнала.

**Инверсный выход** — выход, выдающий сигнал инверсной полярности по сравнению с входным сигналом.

**Прямой выход** — выход, выдающий сигнал такой же полярности, какую имеет входной сигнал.

**Положительный фронт сигнала** — переход сигнала из нуля в единицу.

**Отрицательный фронт сигнала (спад)** — переход сигнала из единицы в нуль.

**Передний фронт сигнала** — переход сигнала из пассивного уровня в активный.

**Задний фронт сигнала** — переход сигнала из активного уровня в пассивный.

**Тактовый сигнал (или строб)** — управляющий сигнал, который определяет момент выполнения элементом или узлом его функции.

**Шина** — группа сигналов, объединенных по какому-то принципу, например, шиной называют сигналы, соответствующие всем разрядам двоичного кода.

## 1.1. Представление аналогового и цифрового сигналов. Их достоинства и недостатки

На рис. 1 представлена форма аналогового сигнала.

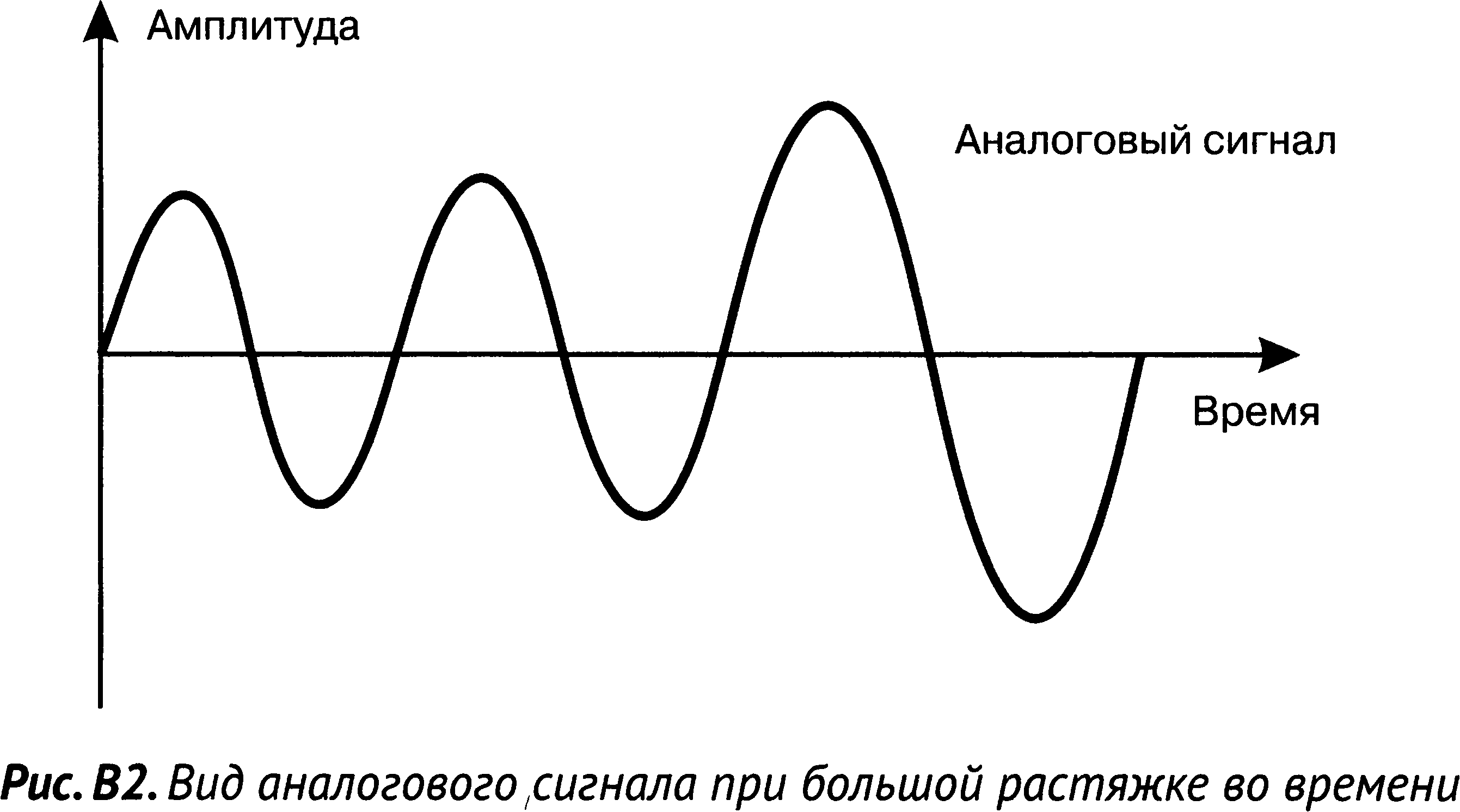


Рис. 1 Аналоговый сигнал

На рис. 2 представлено влияние шумовой составляющей помехи на аналоговый сигнал.

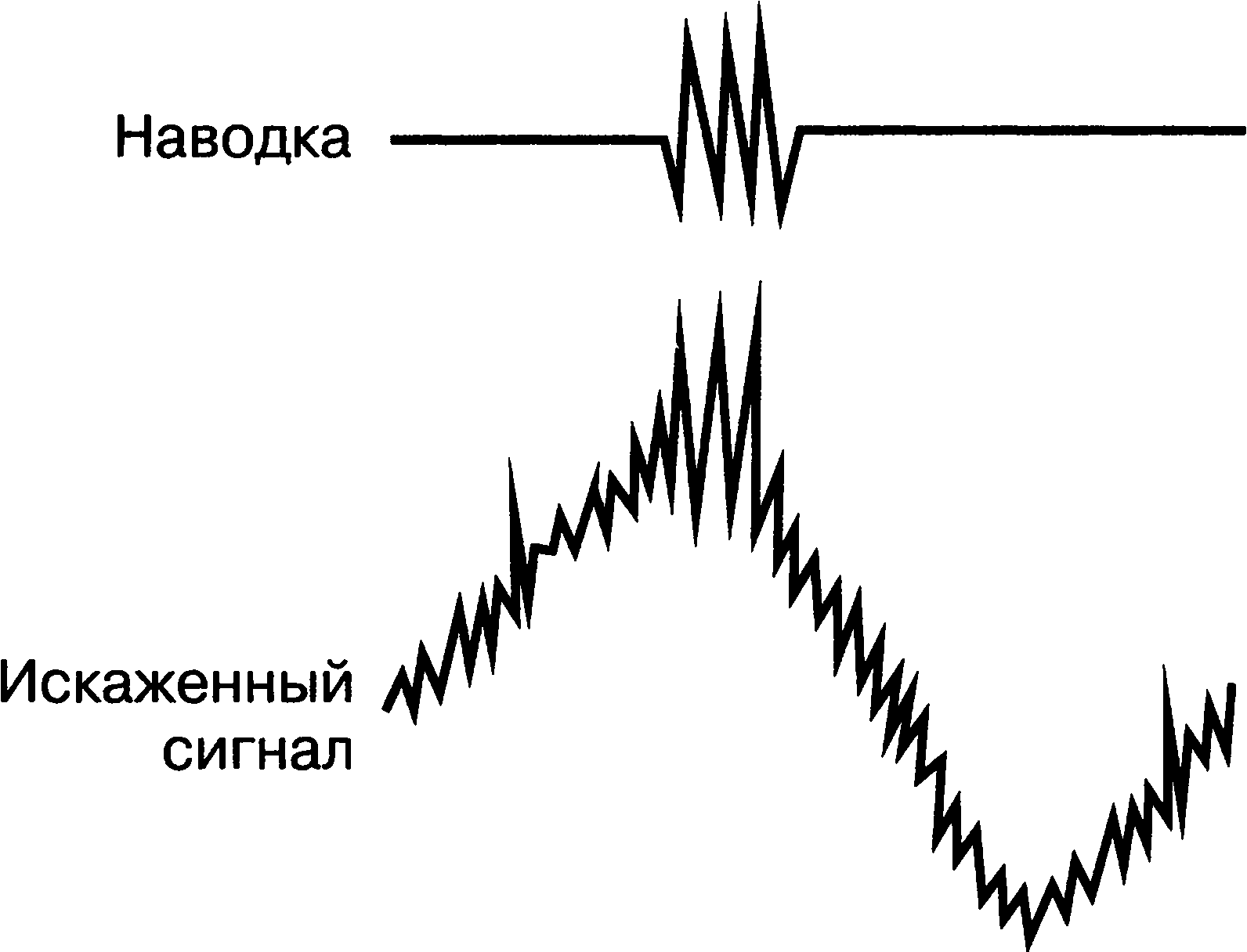
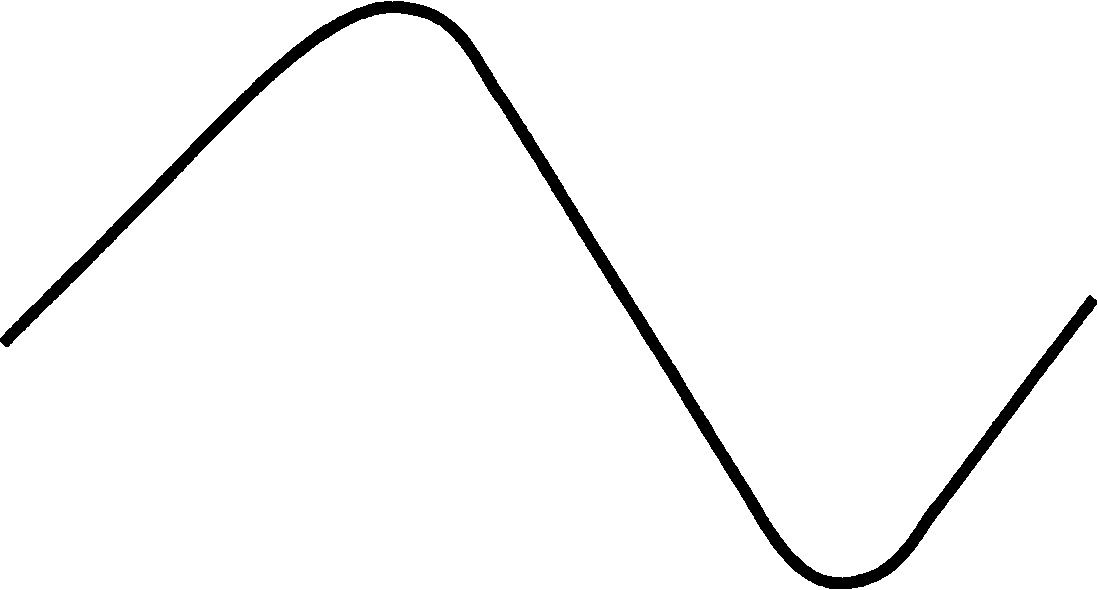


Рис. 2 Влияние шумовой (природной) и импульсной (техногенной) помехи на аналоговый сигнал

Недостатки аналоговых сигналов и аналоговой электроники чувствительность к действию шумов, наводок и помех. В результате полезный сигнал претерпевает существенные изменения, порой изменяясь до неузнаваемости.

Цифровые сигналы представляют собой последовательность электрических импульсов чаще всего прямоугольной формы, имеющие для простоты их уверенного различения всего два уровня амплитуды — логическая единица (есть сигнал) и логический ноль (нет сигнала).

Восстановление зашумленного цифрового сигнала выполняется проще. путём пропускания через цифровой логический элемент — повторитель. Существенно искаженный цифровой сигнал можно восстановить, используя специальные коды. На рис. 3 представлен пример зашумленного цифрового сигнала.

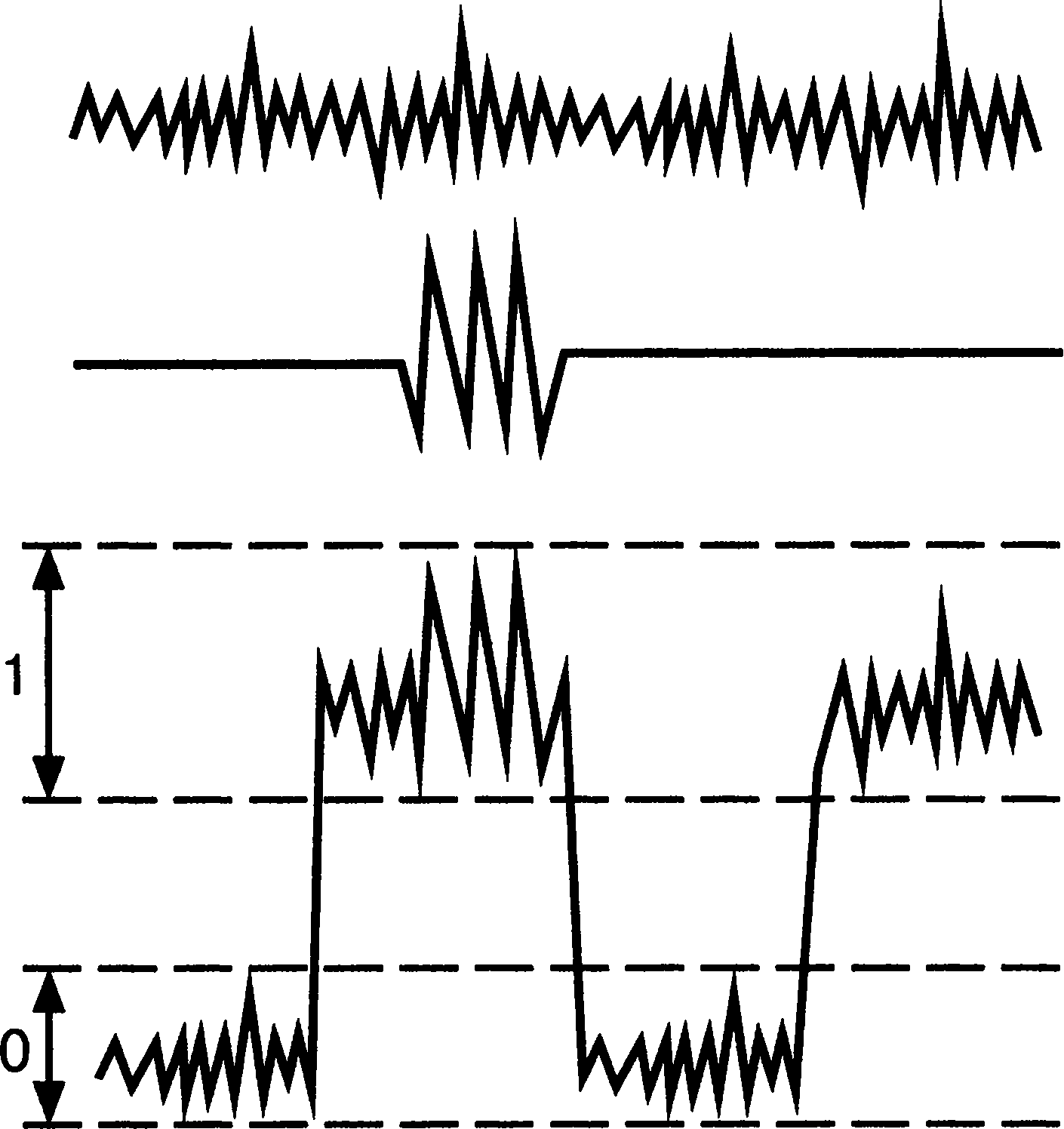


Рис. 3 Пример зашумленного цифрового сигнала

|  |  |
| --- | --- |
|  |  |

Рис. 3 а Потенциальный способ представления логических уровней:

а - положительная; б - отрицательная логика

**Достоинства аналоговых устройств:**

* принцип работы аналоговых устройств с большей степе­нью приближения отвечает природным процессам;
* множество способов построения узлов одинакового назна­чения;
* возможность работы аналоговых устройств в более широ­ком диапазоне питающих напряжений, частот, выходных мощностей.

**Недостатки аналоговых устройств:**

* выраженная нестандартность построения как отдельных узлов, так и завершенного объекта в целом;
* большое разнообразие комплектующих для создания элек­тронных узлов;
* повышенное потребление энергии, обусловленное спец­ификой работы аналоговых устройств в области линейных участков переходных характеристик;
* возможность самовозбуждения узлов, работающих на по­вышенных частотах;
* повышенная сложность в налаживании и ремонте.

**Достоинства цифровых устройств:**

* простота и наглядность работы узлов цифровой техники;
* унификация элементов для построения цифровых устройств;
* возможность программного управления;
* повышенная надежность и экономичность;
* низкая чувствительность к шумам и помехам.

**Недостатки цифровых устройств:**

* меньшая информационная емкость цифровых сигналов;
* возможность работы в строго оговоренном интервале на­пряжений питания;
* ограниченный диапазон рабочих частот;
* зависимость предельной рабочей частоты, формы выход­ных сигналов от величины питающего напряжения;
* существенные искажения формы сигналов при работе на повышенных частотах;
* задержки сигналов при прохождении их через логические элементы;
* проблемы при работе цифровых микросхем совместно с индуктивными элементами;
* чувствительность микросхем к электростатическим разря­дам или вносимым ими помехам.

## 1.2. Модели логических микросхем

**Микросхема (интегральная)** – микроэлектронное изделие, состоящее из совокупности элементов (компонентов), электрически соединенных или не соединенных между собой в объеме и (или) на поверхности подложки (кристалла), и предназначенное для выполнения заданной функции.

**Элемент (микросхемы)** – часть реализующая функцию какого-либо изделия электронной техники, которая выполнена нераздельно от кристалла и не может быть выделена как самостоятельное изделие с точки зрения требований к испытаниям, приемке, поставке и эксплуатации.

*Примечание –* К изделиям электронной техники относят полупроводниковые приборы, резисторы, конденсаторы, микроустройства и др.

На рис. 4 представлена структурная схема микросхемы и её составляющих.

корпус

Рис. 4Структурная схема микросхемы и её составляющих

**Компонент (микросхемы)** – часть гибридной микросхемы, реализующая заданную функцию какого-либо изделия электронной техники, которая может быть выделена как самостоятельное изделие с точки зрения требований к испытаниям, приемке, поставке и эксплуатации.

*Примечание –* Компоненты могут содержать совокупность элементов или (и) микросхем в бескорпусном исполнении и др.

**Подложка (микросхемы)** – несущая конструкция, в объеме или на поверхности которой формируют элементы, межэлементные и межкомпонентные соединения, контактные площадки и монтируют компоненты.

**Пластина (микросхемы)** – заготовка из полупроводникового материала, предназначенная для изготовления полупроводниковых микросхем.

**Контактная площадка (микросхемы)** – металлизированный участок на подложке или кристалле, основании корпуса, предназначенный для присоединения элементов и кристаллов к выводам микросхемы или для контроля электрических параметров.

**Корпус (микросхемы)** – совокупность сборочных единиц и (или) деталей, предназначенных для обеспечения защиты микросхемы от внешних воздействий, обеспечения теплопередачи, а также для организации электрических связей элементов и (или) компонентов с внешними электрическими цепями.

**Степень интеграции (микросхемы)** – показатель степени сложности микросхемы, характеризуемый числом содержащихся в ней элементов.

Степень интеграции полупроводниковой микросхемы определяют по формуле: **К= lgN**, где К - коэффициент, определяющий степень интеграции, значение которого округляют до ближайшего большего целого числа; N - число элементов микросхемы.

Основными моделями логических микросхем являются логическая модель главным параметром явля­ется таблица истинности или описание алгоритма работы логического элемента. Примерно 20 % всех схем строят на основе логической модели. В данной модели можно считать, что логический элемент срабатывает мгновенно.

Модель с временными задержками необхо­димо учитывать то, что выходной сигнал изменяется с некото­рой задержкой относительно входного сигнала. Данная модель позволяет разрабатывать около 80 % всех устройств. Модель учитывает параметры задержки при переходе сигнала из еди­ницы в нуль (tPHL) и переход сигнала из нуля в единицу (tPLH).

Электрическая модель логической микросхемы учитывают входной и выходной токи, а также входные и выход­ные напряжения. Данная модель говорит о том, что уровни напряжений и токов устанавливаются не мгновенно, а с учетом переходных процессов внутри микросхем:

* входной ток нуля (IL) и входной ток единицы (IН);
* входное напряжение нуля (UL) и входное напряжение еди­ницы (UH);
* выходной ток нуля (IL) и выходной ток единицы (IH);
* выходное напряжение нуля (UL) и выходное напряжение единицы (UН).

# 2. Полупроводниковые приборы: принципы действия и основные параметры

## 2.1. Диод

**Диод (VD)** – это полупроводниковый прибор с одним p–n-переходом и двумя выводами. Полупроводниковый диод можно получить из ПП с *p–n* переходом, если снабдить этот полупроводник омическими (металлическими) контактами. Наиболее распространены германиевые и кремниевые диоды. На рис. 5 представлены ВАХ германиевого и кремниевого диодов.

**Классификация диодов.** Диоды, как наиболее многочисленные полупроводниковые приборы, классифицируют по различным признакам: назначению, конструкции, току и напряжению, по частоте, видам устойчивости к воздействиям внешней среды и т.д. (рис. 6).



Рис. 5 ВАХ германиевого и кремниевого диодов

Рис. 6 Классификация диодов (базовая)

**Назначение диодов.** Различают диоды выпрямительные, импульсные, туннельные, обращенные и т.п.

*Выпрямительные диоды* используются для выпрямления переменного тока (преобразования переменного тока в постоянный).

*Импульсные диоды* предназначены для работы в импульсных цепях, так как отличаются малой емкостью *р-n* перехода и другими характеристиками, обеспечивающими быстродействие. Разновидность импульсных диодов – диоды Шоттки, выполненные на основе перехода металл-полупроводник, отличающиеся очень малыми (нА) обратными токами.

*Стабилитроны* – полупроводниковые диоды, напряжение на которых в области электрического пробоя слабо зависит от тока. Предназначены для стабилизации напряжения.

*Варикапы* – полупроводниковые диоды, предназначенные для использования в качестве емкости, управляемой электрическим напряжением. Варикап, используемый в умножителях частоты, называют варактором.

*Фотодиоды, светодиоды* – диоды, использующие эффект взаимодействия оптического излучения (видимого, инфракрасного) с носителями заряда в зоне р–n-перехода. В фотодиодах при облучении повышается обратный ток, в светодиодах в режиме прямого тока в зоне р–n-перехода возникает видимое или инфракрасное излучение.

## 2.2. Тиристор.

Тиристор (VS) – устройство, обладающее свойствами полупроводника, в основе конструкции которого лежит монокристаллический полупроводник, имеющий три или больше p-n-переходов.

Тиристоры выполняют функции силовых электронных ключей. Данный прибор позволяет осуществлять регуляцию воздействия мощных нагрузок посредством незначительных импульсов. На рис. 7 представлено обозначение тиристора и его ВАХ.

|  |  |
| --- | --- |
|  |  |

Рис. 7 Тиристор: а – структура тиристора; б – условное обозначение; в – вольтамперная характеристика.

Согласно вольтамперной характеристике тиристора, увеличение силы тока провоцирует снижение напряжения и приводит к появлению отрицательного дифференциального сопротивления. Если УЭ закоротить с катодом *( =0)* и плавно увеличивать величину прямого напряжения , то через тиристор будет протекать очень малый ток утечки (единицы, десятки мкА). При достижении некоторой величины сопротивление тиристора резко уменьшается, ток через него резко возрастает до величины, ограниченной сопротивлением нагрузки (тиристор отпирается). Если по цепи УЭ-К пропустить небольшой ток управления (рис.1в), то напряжение, при котором произойдет отпирание тиристора, уменьшается. Наконец, при некотором токе управления , называемом током спрямления , тиристор отпирается при малом напряжении (единицы В) и вольтамперная характеристика становится подобной характеристике неуправляемого вентиля.

В структуре тиристора имеется 4 полупроводниковых слоя в последовательном соединении (p-n-p-n). Контакт, подведённый к наружному p-слою - анод, к наружному n-слою - катод. Как результат, при стандартной сборке в тиристоре максимально может быть два управляющих электрода, которые крепятся к внутренним слоям. Соответственно подключённому слою проводники, по типу управления устройства делятся на катодные и анодные. Чаще используется первая разновидность. Ток в тиристорах течёт в сторону катода (от анода), поэтому соединение с источником тока осуществляет между анодом и плюсовым зажимом, а также между катодом и минусовым зажимом.

Тиристоры с управляющим электродом могут быть: запираемыми и незапираемыми.

*Управление тиристором. УЭ* (управляющий электрод) отвечает за включение и выключение тиристора. Открытие тиристора происходит при условии, что приложенное напряжение между А (анодом) и К (катодом) становится равным или превосходит напряжение работы тиристора.

**Способы управления.** *Амплитудный.*Представляет собой подачу положительного напряжения изменяющейся величины на *УЭ*. Открытие тиристора происходит, когда величины напряжения довольно, чтобы пробиться через управляющий переход тока спрямления (*Iспр.*). При помощи изменения величины напряжения на *УЭ*, появляется возможность изменения времени открытия тиристора.

*Фазовый. З*аключается в смене фазы *Uупр* (в соотношении с напряжением на аноде). При этом применяется фазовращательный мост. Недостаток – малая крутизна *Uупр*, поэтому стабилизировать момент открытия тиристора можно лишь ненадолго.

*Фазово-импульсный.* Рассчитан на преодоление недостатков фазового метода. С этой целью на УЭ подаётся импульс напряжения с крутым фронтом.

*Тиристоры и безопасность*. Из-за импульсности своего действия и наличия обратного восстановительного тока тиристоры сильно повышает риск перенапряжения в работе прибора.

## 2.3. Биполярный транзистор.

**Транзистор** – прибор, содержащий два или более электронно-дырочных перехода, имеющий не менее трех выводов и пригодный для усиления, генерирования и преобразования электрических сигналов.

Транзистор изготавливается по специальной технологии на кристалле полупроводника путем создания трех областей с различной проводимостью. Средняя область – база, другие называются эмиттер и коллектор. Между областями образуется два р–n-перехода, связанных между собой. Область, являющаяся источником носителей заряда при прямом смещении, называют эмиттером. Область, выполняющая функцию собирания зарядов, называют коллектором. На практике этими терминами называют выводы прибора. Соответственно р–n-переходы называют эмиттерным и коллекторным.

**Биполярный транзистор** – полупроводниковый прибор с двумя p-n переходами и тремя электродами. Биполярными транзисторы называют потому, что носителями зарядов у них являются и электроны, и «дырки».

Упрощенные структурные схемы и условные обозначения транзисторов изображены на рис 8.

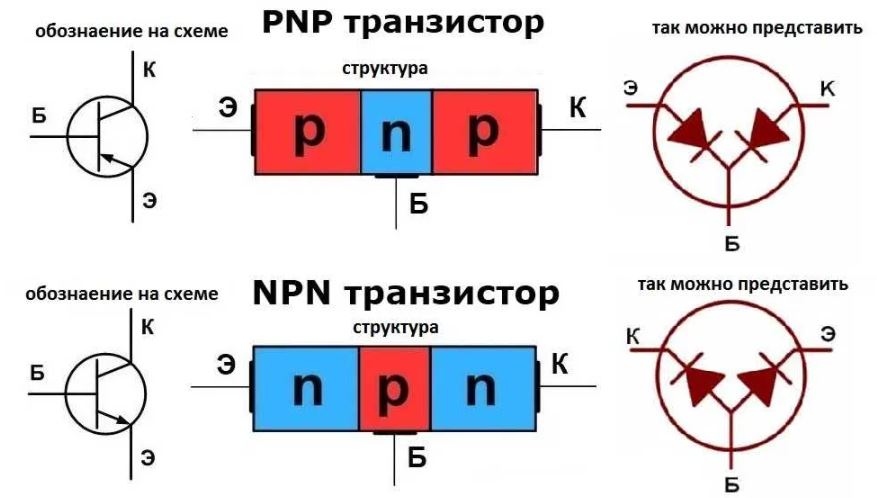


Рис. 8 Структурные схемы и условные графические обозначения (УГО) биполярных транзисторов

При этом можно иметь различные способы включения транзистора: по схеме с общей базой (ОБ), общим эмиттером (ОЭ), общим коллектором (ОК). На рис. ниже изображены названные выше три способа включения биполярного транзистора со структурой р–n–р с указанием условных входа, выхода и обозначением электродов (э – эмиттер, к – коллектор, б – база). Показаны также направления протекания токов в электродах (выводах) транзистора. Схемы включения биполярного транзистора представлены на рис. 9.



Рис. 9 Схемы включения биполярного транзистора

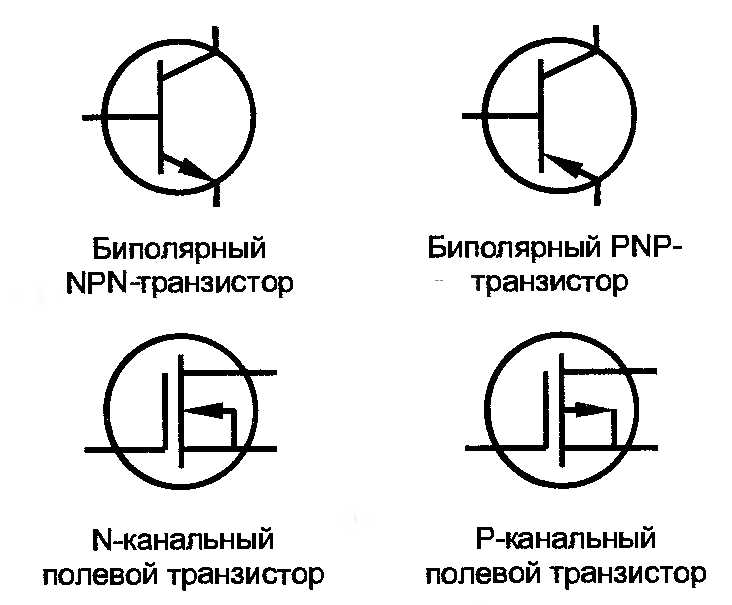
Соединив между собой два любых электрода, можно получить различные диодные структуры. Рассмотрим принцип действия транзистора, включив его по схеме с ОБ. На рис. 10 представлены режимы работы БТ.

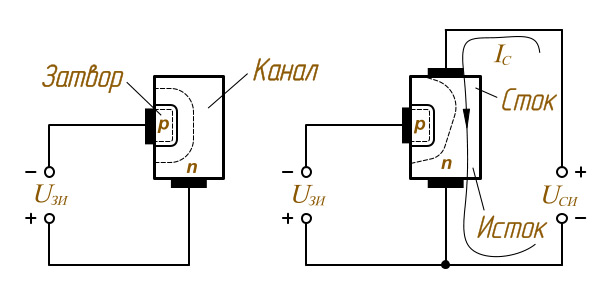
Рис. 10 Режимы работы БТ

## 2.4. Полевой транзистор.

Полевой (униполярный) транзистор (ПТ) – полупроводниковый прибор, принцип действия которого основан на управлении электрическим сопротивлением токопроводящего канала поперечным электрическим полем, создаваемым приложенным к затвору напряжением. На рис. 11 представлено условное обозначение ПТ.

Преимущества ПТ относительно БТ является наибольшая энергоэффективность, увеличенные значения коэффициента усиления по току, быстродействие за счёт увеличенной скорости перехода между состояниями проводимости и непроводимости тока, помехоустойчивость и надежность работы.





Структура полевого транзистора  
с управляющим p-n-переходом и каналом n-типа

Рис. 11 Условное обозначение ПТ

Обозначения полевых транзисторов на принципиальной электрической схем

|  |  |
| --- | --- |
|  | Полевой транзистор с управляющим переходом p-типа |
|  | Полевой транзистор с управляющим переходом и каналом n-типа |
|  | Полевой транзистор с индуцированным каналом p-типа |
|  | Полевой транзистор с индуцированным каналом n-типа |
|  | Полевой транзистор со встроенным каналом p-типа |
|  | Полевой транзистор со встроенным каналом n-типа |

# 3. Базовые элементы цифровой логики.

Цифровая логика и элементы, ее представляющие, работают с так называемыми цифровыми сигналами. В отличие от аналоговых сигналов, многообразие форм и видов которых неописуемо, цифровые сигналы имеют форму двух возможных видов:

♦ логическая единица;

♦ логический нуль.

Логические элементы, или элементы цифровой логики, получают из аналоговых — биполярных и полевых транзисторов, заставляя их работать в режиме насыщения/отсечки.

Наибольшее распространение получили проверенные вре­менем цифровые логические элементы на основе биполярных транзисторов — ТТЛ-элементы (транзисторно-транзисторная логика) и на основе полевых транзисторов — КМОП-элементы (комплементарные, на основе переходов металл-окисел-полу- проводник).

**ТТЛ-элементы,** ассортимент которых насчитывает до 200 наименований различной степени интеграции и функцио­нального назначения, работают обычно при напряжении пита­ния 5 В. Это одни из наиболее высокочастотных микросхем (до 20... 100 МГц), потребляющие от источника питания значитель­ный ток.

**КМОП-элементы** работают в диапазоне напряжений пита­ния 5... 15 В, иногда от 3 В и ниже. Это исключительно эконо­мичные элементы, которые можно использовать совместно с ТТЛ-логикой. Заметный и малоустранимый недостаток этих элементов — относительно низкие рабочие частоты, в основ­ном не превышающие 1...10 МГц.

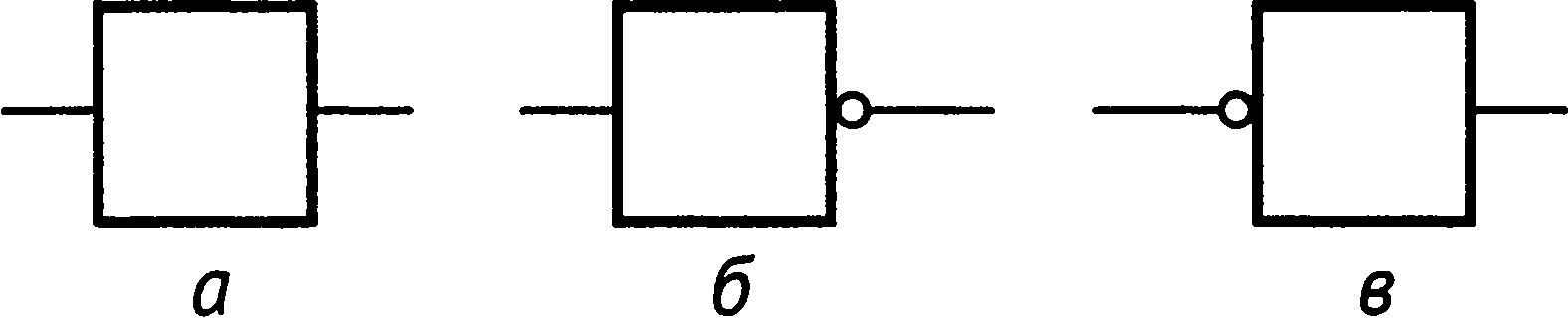


Рис. 12 Условные графические обозначения логических элементов: а - с простым входом; б - с инверсным выходом; в - с инверсным входом

## 3.1. Термины и определения.

**ПОВТОРИТЕЛЬ (REPEATER) —** логический элемент, выполняющий функцию повторителя (буфера, Buffer), может быть выполнен на основе эмиттерного или истокового повто­рителей. При подаче на вход такого элемента управляющего сигнала А, на выходе элемента сформируется сигнал У, полно­стью идентичный входному.

**НЕ (NOT) —** логический элемент (инверсия, функция логи­ческого отрицания, элемент Шеффера), называемый также инвертором (Inverter). Выходной сигнал У является «зеркаль­ной» или «перевернутой» копией входного: когда на входе лемента логическая единица, на выходе — логический нуль, и наоборот.

**ИЛИ (OR) —** логический элемент (дизъюнктор, функция логического сложения), в котором выходной сигнал Y прини­мает значение логической единицы при наличии на хотя бы одном из его нескольких входах сигнала логической единицы. Если на этих входах логический нуль, на выходе элемента также логический нуль.

**HE-ИЛИ (NOT-OR, NOR) —** логический элемент (инвер­сия функции дизъюнкции, элемент Пирса), представляет собой последовательное включение элементов НЕ (NOT) и ИЛИ (OR). Последовательность включения элементов роли не играет, однако, если использовать последовательность включения HE-ИЛИ, для каждого из входов элемента ИЛИ (а таких входов бывает до 8-и и более) потребуется соот­ветствующее количество инверторов (элементов НЕ), что заметно усложняет конструкцию. Выходной сигнал Y схемы HE-ИЛИ при наличии на его входах значения логического нуля принимает значение логической единице. Стоит хотя бы одному из входных сигналов принять значение логиче­ской единицы, выходной сигнал Y переключится на значе­ние логического нуля.

**И (AND) —** логический элемент (конъюнктор, функция логического умножения), выполняет функцию схемы совпаде­ния. Его эквивалентную схему можно представить в виде двух или нескольких (по числу входов) последовательно включен­ных электрических ключей (выключателей): выходной сигнал будет иметь значение логической единицы только в том слу­чае, если на все входы этого логического элемента будет подан уровень логической единицы.

**НЕ-И (NOT-AND, NAND) —** логический элемент (инверсия функции конъюнкции), как уже следует из названия элемента, это устройство представляет собой последовательно включен­ные элементы НЕ-И (или И-НЕ). При одновременной подаче на входы этого элемента уровней логической единицы на выходе Y элемента будет уровень логического нуля. Если хотя бы на одном из входов элемента входной сигнал примет уровень логической единицы, сигнал на выходе устройства немедленно переключится с «нуля» на «единицу».

**ЭКВИВАЛЕНТНОСТЬ (EQUIVALENCE) —** логический эле­мент (функция логической равнозначности), представляет собой более сложный по структуре логический элемент. Это логическое устройство имеет на выходе логическую единицу только в том случае, когда все без исключения сигналы на его входах будут иметь один и тот же (т. е. тождественный, экви­валентный) логический уровень, причем, не имеет значения, «ноль» это или «единица». Микросхемы этого назначения не выпускаются.

**ИСКЛЮЧАЮЩЕЕ ИЛИ (EXCLUDING OR, XOR) -** логиче­ский элемент (функция сложения по модулю два), выходной сигнал Y этого логического элемента принимает значение логической единицы только в том случае, когда на одном из его входов присутствует логическая единица, а на всех осталь­ных — логический нуль. Стоит нарушить это условие, сигнал на выходе элемента примет значение логического нуля.

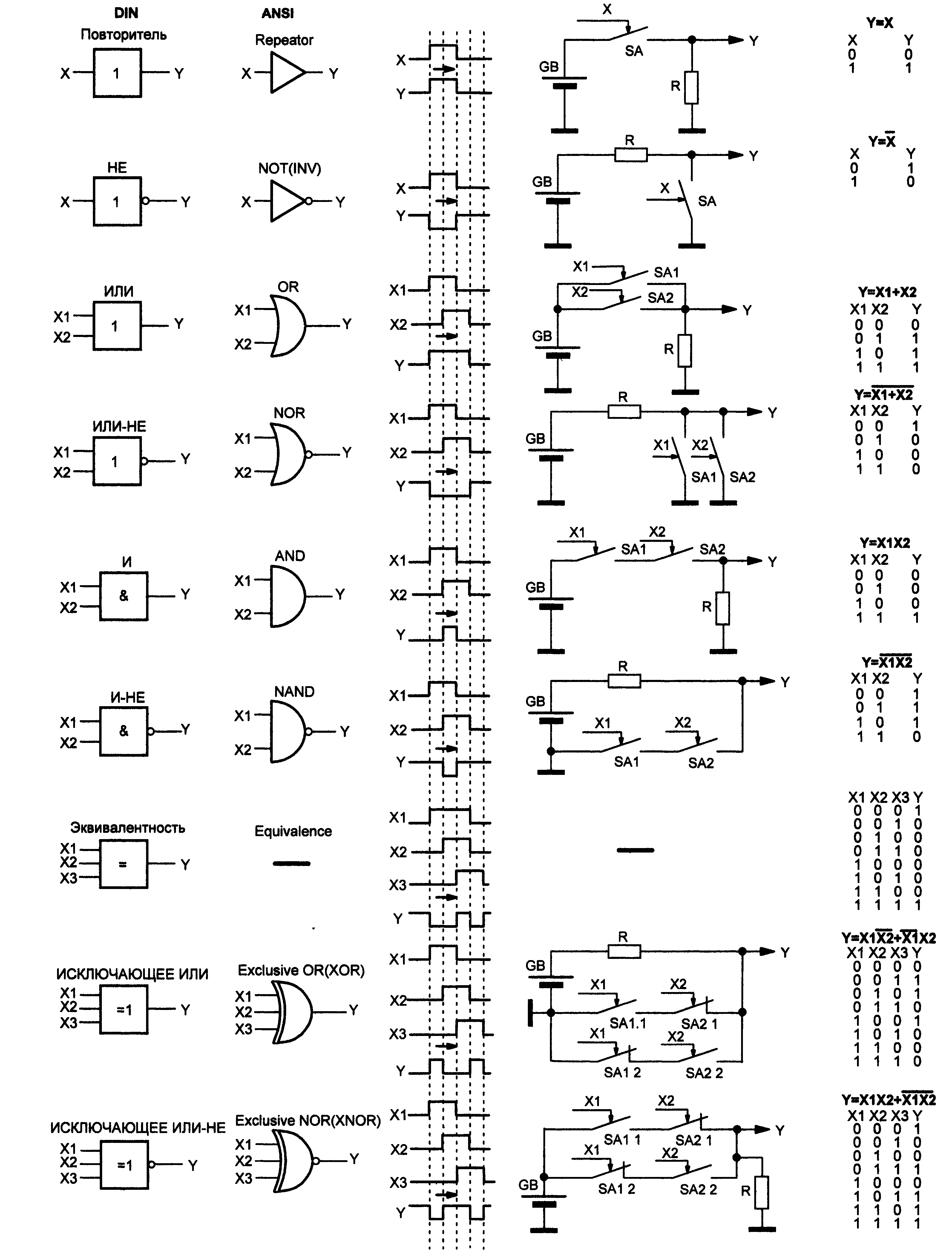


Рис. 13 Условные графические обозначения основных отечественных DIN (слева) и зарубежных ANSI (справа) логических элементов, диаграммы их работы, эквивалентные схемы и таблицы истинности

Универсальная таблица состояний выходных уровней

базовых логических элементов от уровня входных



## 3.2. Логический элемент НЕ

**Логический элемент или инвертор НЕ (INV)** предна­значен для инвертирования (преобразования) уровня сигнала логической единицы в уровень логического нуля, или наобо­рот.

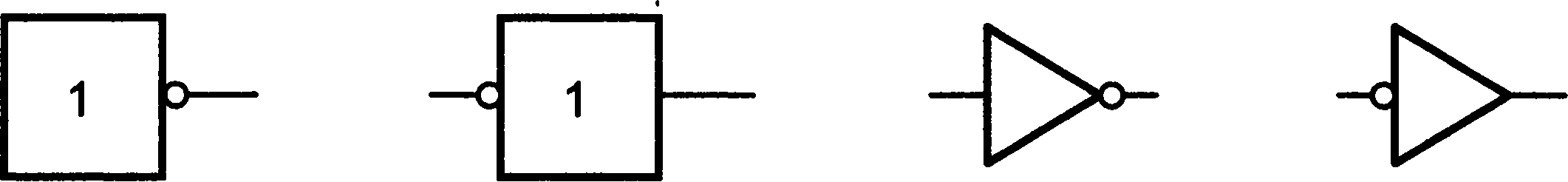


Рис. 14 Условные графические изображения логического элемента НЕ: DIN (слева) и ANSI (справа)

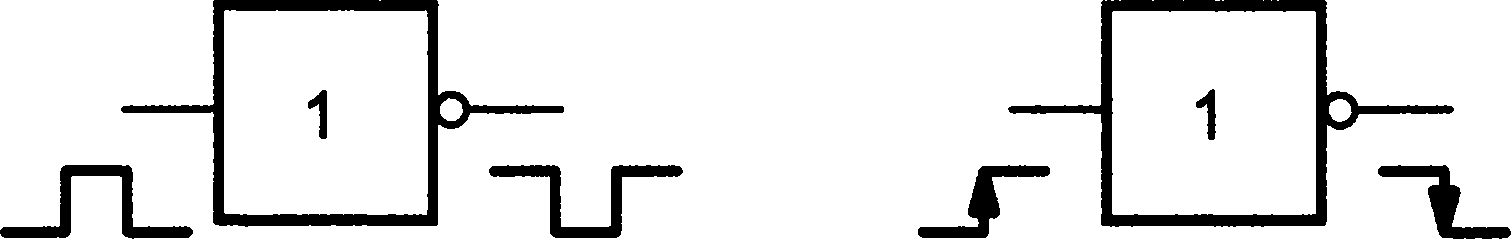


Рис. 15 Инверсия уровня сигнала (слева) и фронта сигнала при его прохождении через логический элемент НЕ

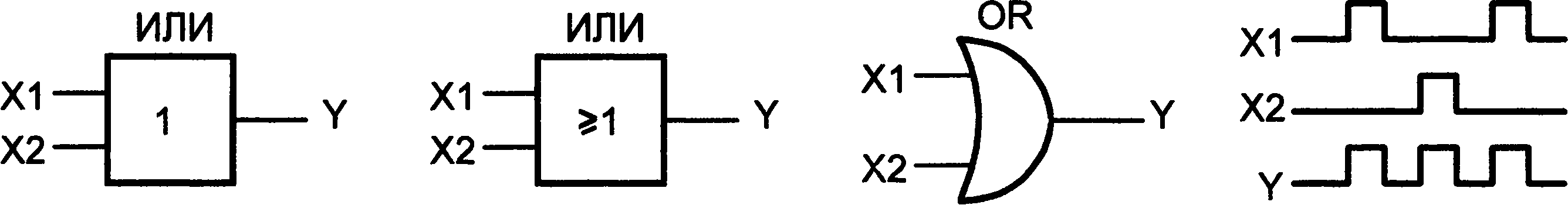
Логические элементы **НЕ** в зависимости от их внутреннего строения применяют в качестве:

* преобразователей уровней и полярностей сигналов;
* буферных элементов с инверсией и без инверсии для по­вышения нагрузочной способности микросхем;
* коммутаторов двунаправленных линий и схем мульти­плексирования сигналов (для буферных микросхем с Z-состоянием);
* генераторов импульсов;
* линий задержки импульсных сигналов.

## 3.3. Логический элемент ИЛИ

**Логический элемент ИЛИ (OR)** представляет собой схему, на выходе которой сигнал логической единицы на выходе появляется только в том случае, если на любом ее входе или входах присутствуют сигналы логических единиц.

Условные графические обозначения логических элементов ИЛИ приведены на **рис. 16.** Количество равноправных входов таких элементов обычно от двух до четырех.



**Рис 16.** Условные графические изображения логических элементов 2ИЛИ: DIN (слева) и ANSI (справа)

## 3.4. Логический элемент И-НЕ

**Логический элемент И-НЕ (NAND)** представляет собой схему, в которой сигнал логического нуля на выходе появля­ется только в том случае, если на входах элемента совпадают по времени сигналы логических единиц. Логический элемент И-НЕ может быть получен последовательным включением эле­ментов И и НЕ.

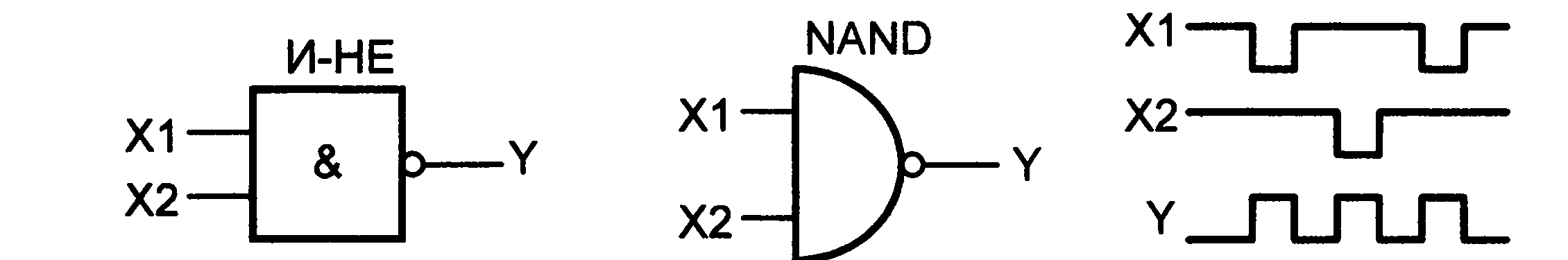


Рис. 17 Условные графические изображения логических элементов И-НЕ: DIN (слева) и ANSI (справа)

## 3.5. Логический элемент ИЛИ-НЕ

**Логический элемент ИЛИ-НЕ (NOR)** представляет собой схему, на выходе которой сигнал логического нуля на выходе появляется только в том случае, если на любом ее входе или входах присутствуют сигналы логических единиц. Логический элемент ИЛИ-НЕ может быть получен последовательным вклю­чением элементов ИЛИ и НЕ.

Условные графические обозначения логических элементов ИЛИ-НЕ приведены на **рис. 18.** Количество равноправных входов таких элементов обычно от двух до четырех.

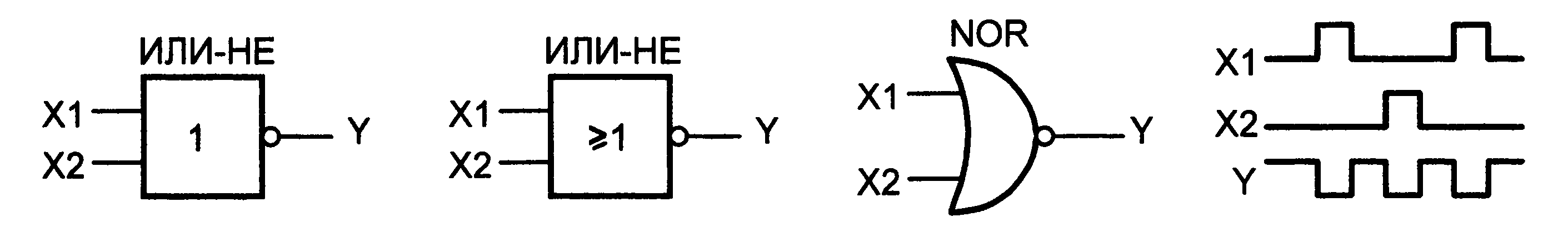


Рис. 18 Условные графические изображения логических элементов ИЛИНЕ: DIN (слева) и ANSI (справа)

## 3.6. Логический элемент «Исключающее ИЛИ»

**Логический элемент «Исключающее ИЛИ» (Exclusive-OR, XOR)** представляет собой схему, на выходе которой сигнал логического нуля на выходе появляется только в том случае, когда на всех ее входах одновременно присутствуют только сигналы логической единицы или только логического нуля.

## 3.7. Логический элемент «Исключающее ИЛИ-HE»

**Логический элемент «Исключающее ИЛИ-HE» (None Exclusive-OR, NXOR)** является последовательным соединением элементов «Исключающее ИЛИ» и «НЕ», поэтому пред­ставляет собой схему, на выходе которой сигнал логической единицы на выходе появляется только в том случае, когда на всех ее входах одновременно присутствуют только сигналы логической единицы или только логического нуля.

Условные графические обозначения логических элементов «Исключающее ИЛИ» и «Исключающее ИЛИ-HE»**.** Количество равноправных входов таких элементов обычно от двух до четырех.

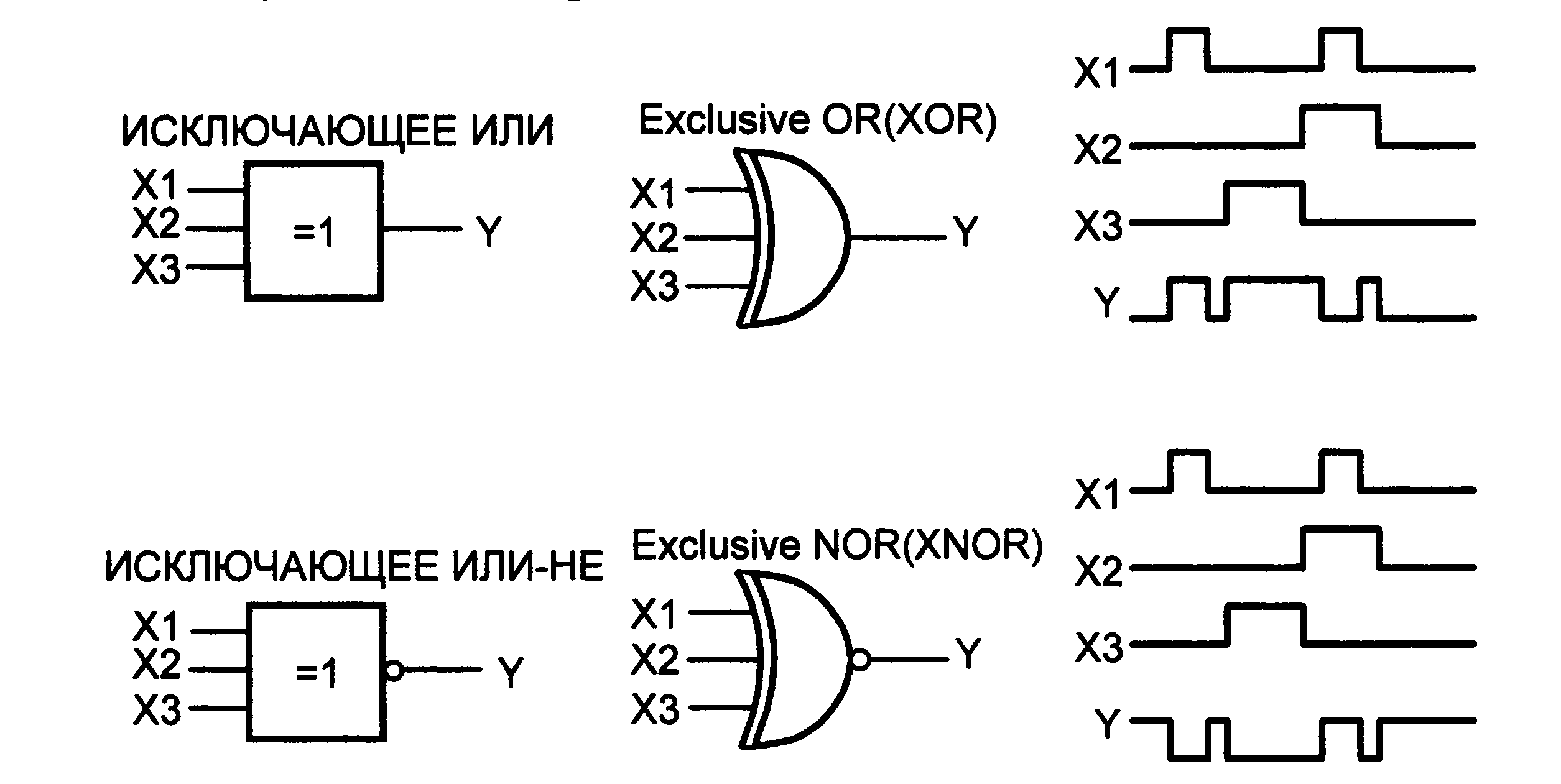


Рис. 19 Условные графические изображения логических элементов «Исключающее ИЛИ» и «Исключающее ИЛИ-НЕ»: DIN (слева) u ANSI (справа)

## 3.8. Применение логических элементов «Исключающее ИЛИ» и «Исключающее ИЛИ-НЕ»

Логические элементы «Исключающее ИЛИ» и «Исключаю­щее ИЛИ-НЕ» применяют в качестве схем]:

* сумматоров по модулю 2;
* управляемых инверторов;
* смесителей сигналов;
* формирователей дискретного сигнала с разностной часто­той;
* удвоителей частоты — формирователей коротких импуль­сов;

схем выделения фронта и среза импульса.

На входы формирователя подают импульсы прямоуголь­ной формы с различной частотой следования. Аналог элемента «Исключающее ИЛИ» перемножает эти сигналы. Выходные импульсные сигналы подаются на интегрирующую цепь R3, С1, преобразующую их в сигнал треугольной формы с частотой, равной разности частот входных сигналов.

Операционный усилитель DA1 преобразует полученный сигнал в меандр. Потенциометром R1 регулируют скважность импульсов выходного сигнала.

Логический элемент «Исключающее ИЛИ» может быть использован также для формирования дискретных сигналов с разностной частотой.

Элементы «Исключающее ИЛИ» часто используют для:

* удвоения частоты входных сигналов;
* формирования коротких импульсов;
* выделения фронта и среза импульса.

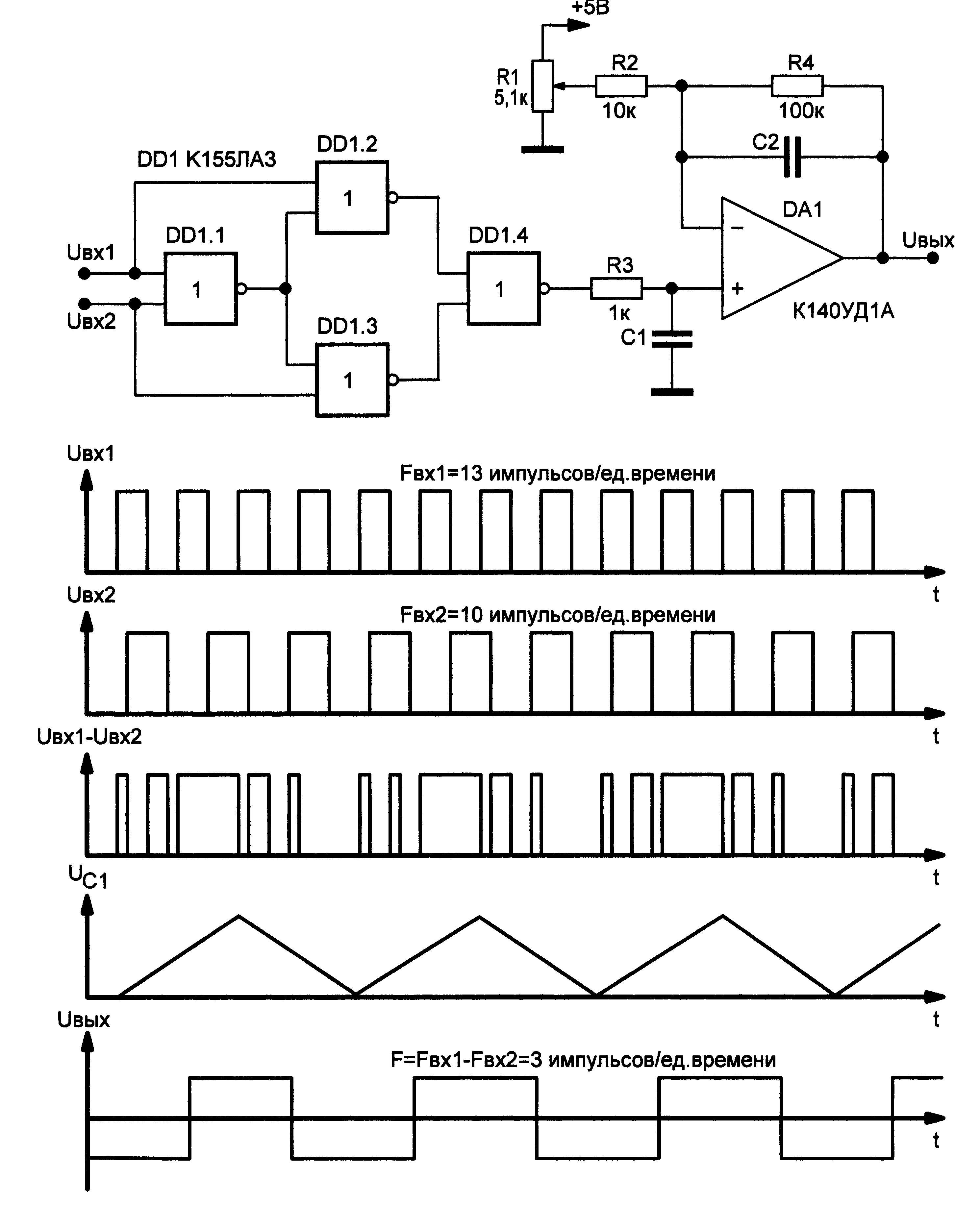


Рис. 20 Формирователь сигнала разностной частоты на основе аналога элемента «Исключающее ИЛИ»

# 4. Типы логики цифровых интегральных микросхем

**Оксид (соединение химического элемента с кислоро­дом)** в зависимости от его химического состава и температуры можно отнести как к диэлектрикам, так и к полупроводникам. Граница между этими понятиями довольно условна.

**Эмиттерно-связанная логика (ЭСЛ, ECL,** Emitter-coupled logic) — основана на использовании дифференциальных тран­зисторных каскадов. ЭСЛ самая быстродействующая из всех типов логики, поскольку транзисторы ЭСЛ работают в ненасы­щенном линейном режиме.

Электрическая емкость всегда существует между, как мини­мум, двумя проводящими телами (проводниками). Для плоских пластин, как в случае простейшего конденсатора, она тем больше, чем больше диэлектрическая проницаемость материала, разде­ляющего пластины конденсатора, чем больше площадь этих пла­стин и, тем меньше, чем дальше разнесены эти пластины.

Если мы зарядим конденсатор до какого-либо напряжения и затем отключим источник заряда, конденсатор разрядится за время, приблизительно равное произведению RC, где С - емкость конденсатора, a R - сопротивление, на которое он разряжается.

Базовый элемент ЭСЛ, рис. 21, представляет собой токовый ключ на двух транзисторах, эмиттеры которых подключены к минусовой шине питания через общий резистор. Коллекторная (плюсовая) шина питания микросхемы зазем­лена. На базу одного из транзисторов, **например,** VT2 подано опорное напряжение Uon.

Подача на вход (базу) другого транзистора VT1 управля­ющего напряжения вызовет перераспределение тока через общий резистор в эмиттерной цепи. Поскольку транзисторы работают в линейном режиме и не входят в режим насыщения, переходные процессы в них минимизированы.

Реальные элементы ЭСЛ, **рис. 21,** состоят их трех частей:

* ключевых элементов;
* термокомпенсированного источника опорного напряже­ния (напряжения сравнения) Uon;
* эмиттерных повторителей, позволяющих получать инвер­тированный и неинвертированный выходные сигналы.

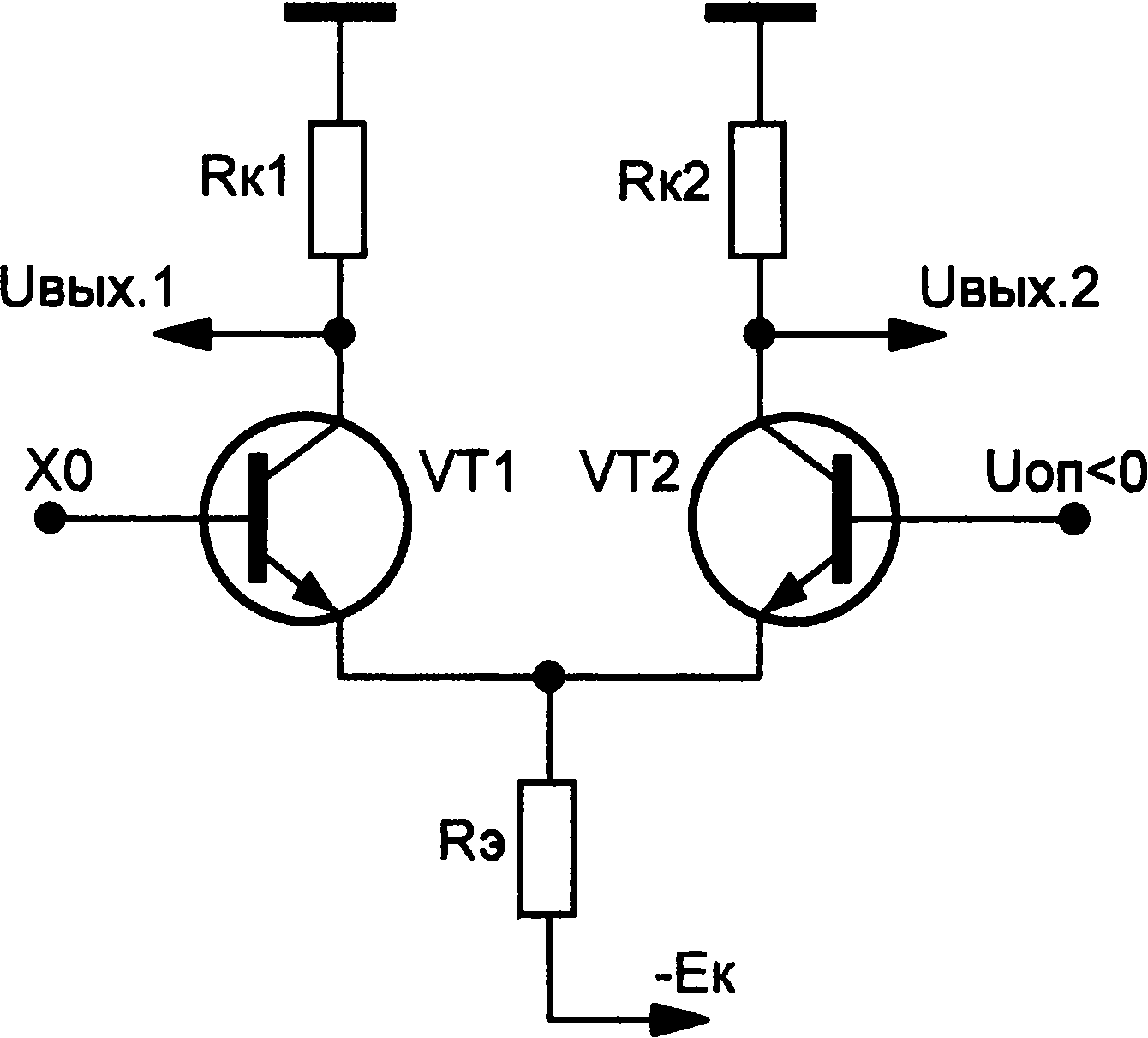


Рис. 21 Схема базового элемента ЭСЛ

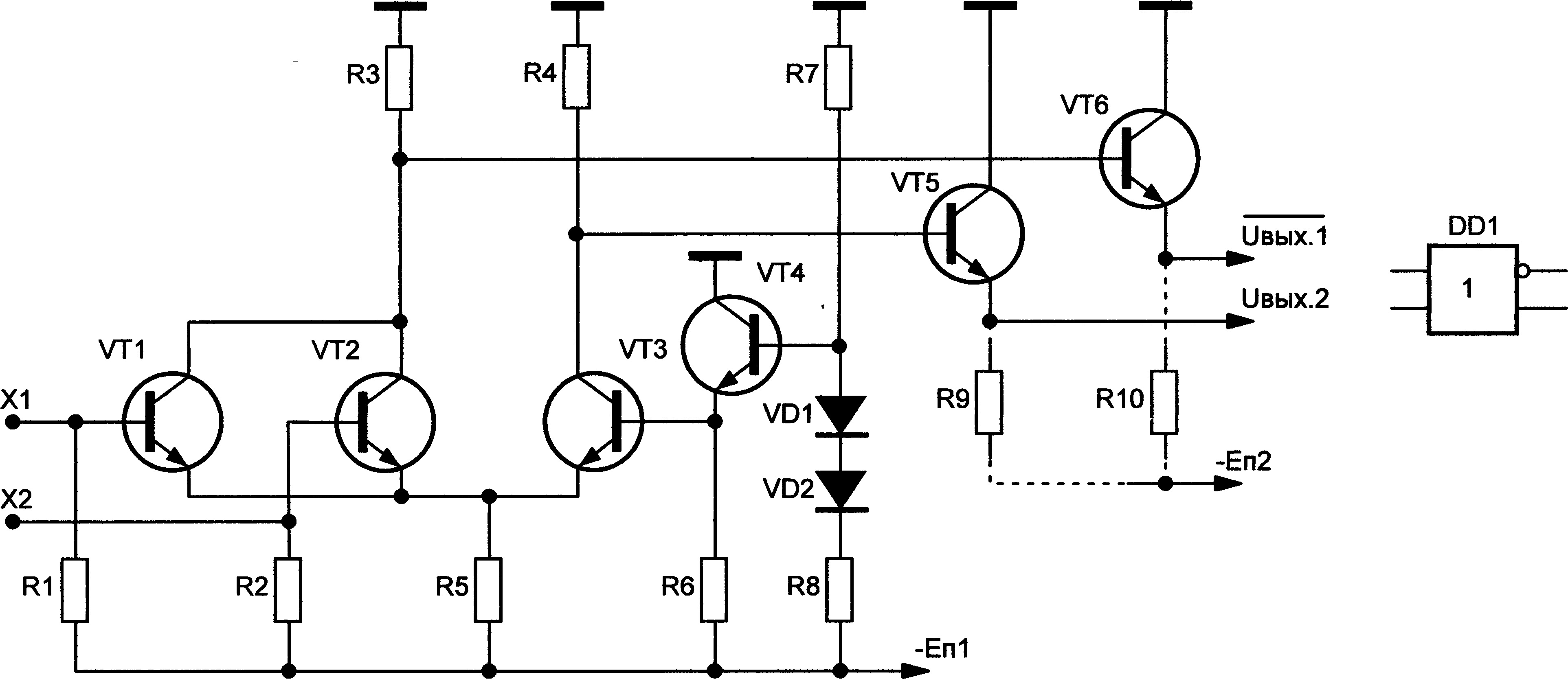


Рис. 22 Схема элемента 2ИЛИ-НЕ и 2ИЛИ ЭСЛ и его условное графическое обозначение

**Достоинства ЭСЛ:**

* высокое быстродействие при средней потребляемой мощ­ности и сверхвысокое быстродействие при большой потреб­ляемой мощности;
* высокая стабильность динамических параметров при из­менении температуры и напряжения питания;
* высокий коэффициент разветвления по входам — до 12;
* высокий коэффициент разветвления по выходу — до 15 и даже до 100 (высокая нагрузочная способность);
* возможность работы на низкоомные согласованные линии связи и нагрузки;
* наличие выходов инвертированного и неинвертированно- го сигналов;
* потребляемый элементом ЭСЛ ток не меняется при пере­ключении его ключей независимо от частоты;
* малая мощность переключения;
* использование биполярной технологии изготовления.

**Недостатки ЭСЛ:**

* работа в области отрицательных потенциалов и, как следствие, полная несовместимость с микросхемами ТТЛ и КМОП;
* относительно большое энергопотребление при работе на повышенных частотах (свыше 25 мВт);
* сравнительно низкая помехоустойчивость;
* низкая степень интеграции.

Дальнейшее повышение быстродействия элементов ЭСЛ может быть достигнуто только путем уменьшения их входной и выходной емкости, что и было реализовано в ЭСЛ-элементах следующего поколения — Э2СЛ. Для этого пришлось отказаться от эмиттерных повторителей в выходных цепях элемента и обеспечить их перенос во входные цепи.

**Интегральная инжекционная** **логика И2Л**

Интегральная инжекционная логика И2Л является разви­тием логики с непосредственными связями между транзисто­рами (НСТЛ, или MTL — Merged Transistor Logic, а также DCTL — Direct-Coupled Transistor Logic). В свою очередь, НСТЛ можно рассматривать как упрощенный вариант РТЛ, в котором отсут­ствуют резисторы между выходом (коллектором) п-р-п транзи­стора и входом (базой) следующего.

**Основой элементов И2Л** является транзисторный ключ с инжекционным питанием, состоящий из транзистора VT2 структуры п-р-п и генератора тока инжекции на транзи­сторе VT1 структуры р-п-р.

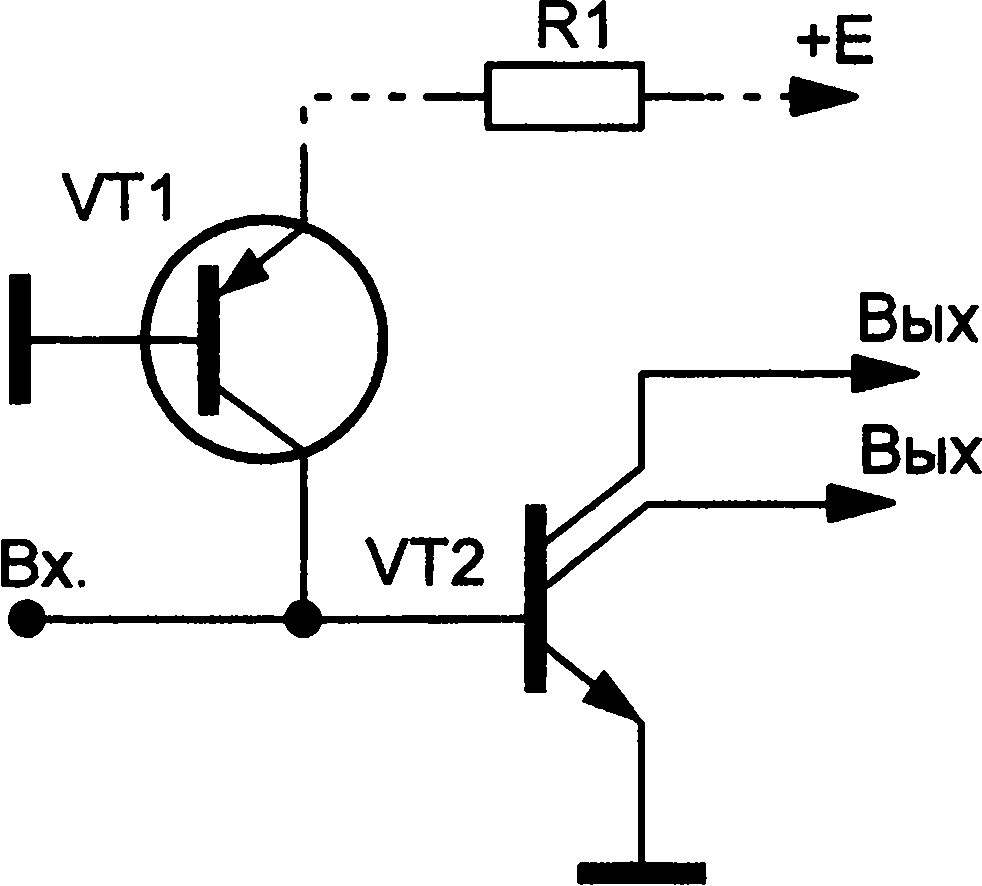


Рис. 23 Схема базового элемента И2Л

**Преимущества И2Л:**

* относительно высокое быстродействие;
* высокая степень интеграции и экономичность;

низкое напряжение питания: 1...3 В.

**Недостатки И2Л:**

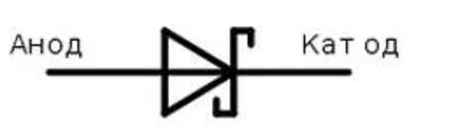
* малый перепад напряжений между логической единицей и нулем;
* чувствительность к помехам;
* максимальные рабочие частоты до 50 МГц;
* коэффициент объединения по входам равен 1;
* коэффициент разветвления по выходам — до 5;

несовместимость с логическими микросхемами иного по­строения.

**Транзисторно-транзисторная логика с диодами Шоттки**

**Транзисторно-транзисторная логика с диодами Шоттки** является развитием элементов ТТЛ, а, говоря точнее, элементов ДТЛ. За счет использования в ней диодов и транзи­сторов Шоттки удалось существенно повысить быстродействие микросхем (в 3...5 раз) при одновременном снижении потре­бляемой мощности (до 4 раз). Недостатком микросхем ТТЛШ в сравнении с ТТЛ является меньшая помехоустойчивость из-за меньшего размаха выходного напряжения.

**Транзистор Шоттки** представляет собой обычный бипо­лярный транзистор между базой и коллектором которого включен диод Шоттки (полупроводниковый диод с малым падением напряжения при прямом включении).

диод Шоттки

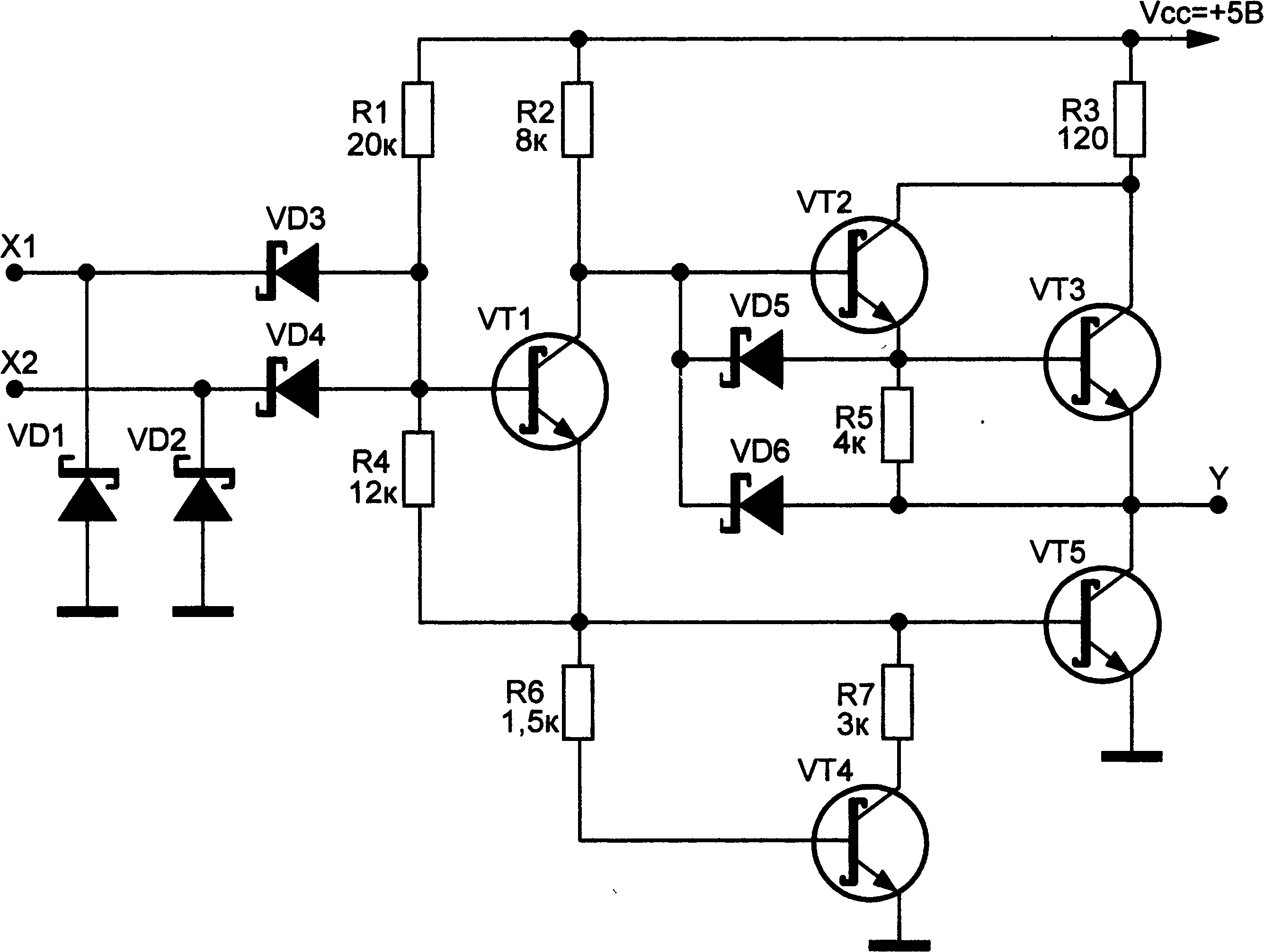


Рис. 24 Электрическая схема элемента 2И-НЕ ТТЛШ (LS-TTL)

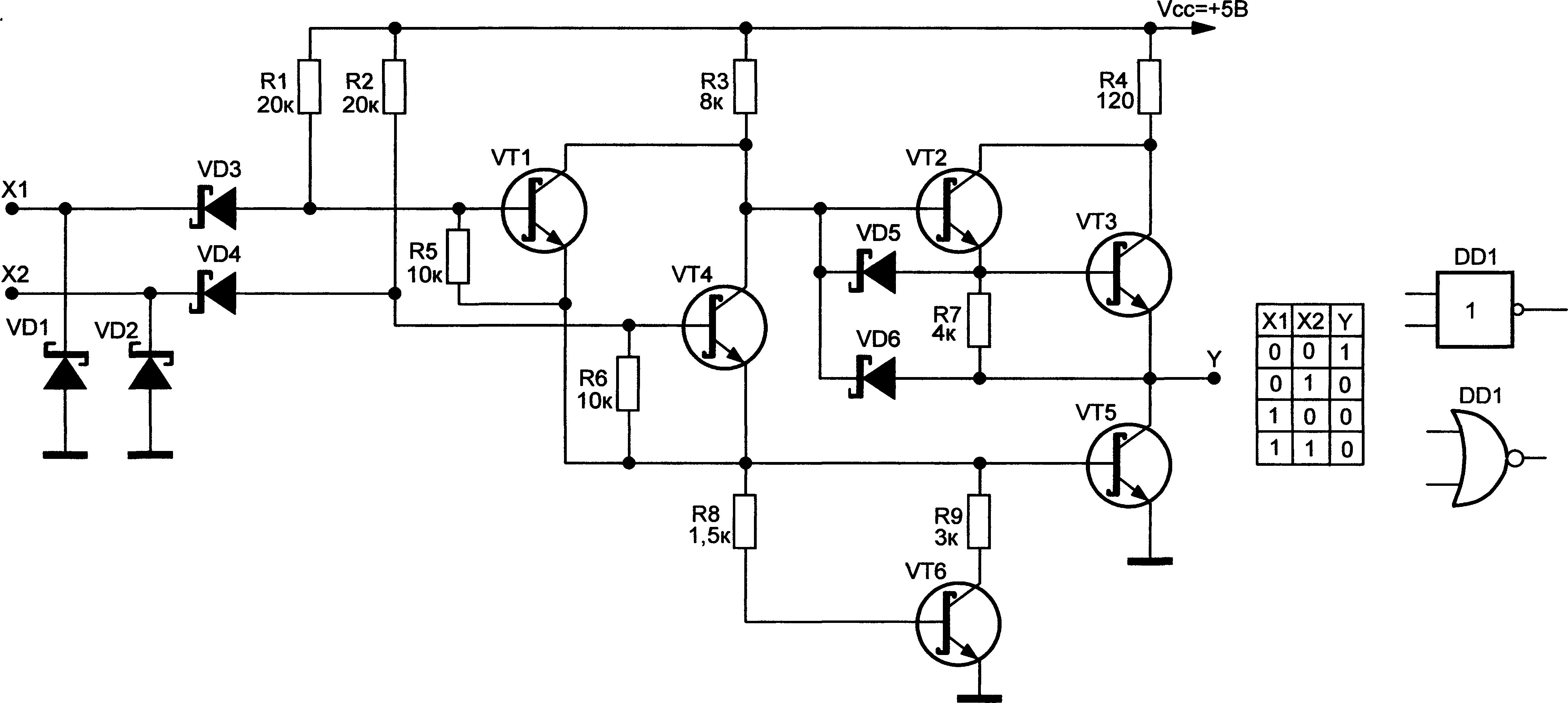


Рис. 25 Электрическая схема элемента 2ИЛИ-НЕ ТТЛШ (LS-TTL),

его условные графические обозначения и таблица истинности

Значимым преимуществом ТТЛ и ТТЛШ-микросхем остается их высокий выходной ток.

Для ТТЛ-микросхем напряжение источника питания тра­диционно неизменно: +5 В ±5 %. Предельное не поврежда­ющее микросхему напряжение питания — 7 В. Каждый вход ТТЛ-микросхемы потребляет ток 40 мкА, когда на его входе поддерживается логическая 1, и отдает ток 1,6 мА при значении входного сигнала, равного логическому 0. Каждый выход логического элемента способен отдать ток величиной 0,4 мА и принимать ток величиной не менее 16 мА. Поэтому к входам и выходам можно подключить до 10 логических элементов ТТЛ (нагрузочная способность по выходу 10).

**КМОП-логика** (комплементарная структура металл- оксид-полупроводник; англ. CMOS, complementary metal- oxide-semiconductor) — используют полевые транзисторы с изолированным затвором с каналами разной проводимости. Отличительной особенностью КМОП-логики является очень малое энергопотребление в статическом режиме (менее 1 мкА).

Потребление энергии происходит лишь во время переклю­чения состояния элементов микросхемы, **рис. 26,** особенно большой ток потребляется при работе микросхемы на предель­ных частотах переключения (единицы мегагерц).

Напряжение питания КМОП-микросхем в зависимости от их серийных особенностей может лежать в пределах от 2 до 18 В.

Ключевой элемент микросхем семейства КМОП на ком­плементарной структуре металл-оксид-полупроводник

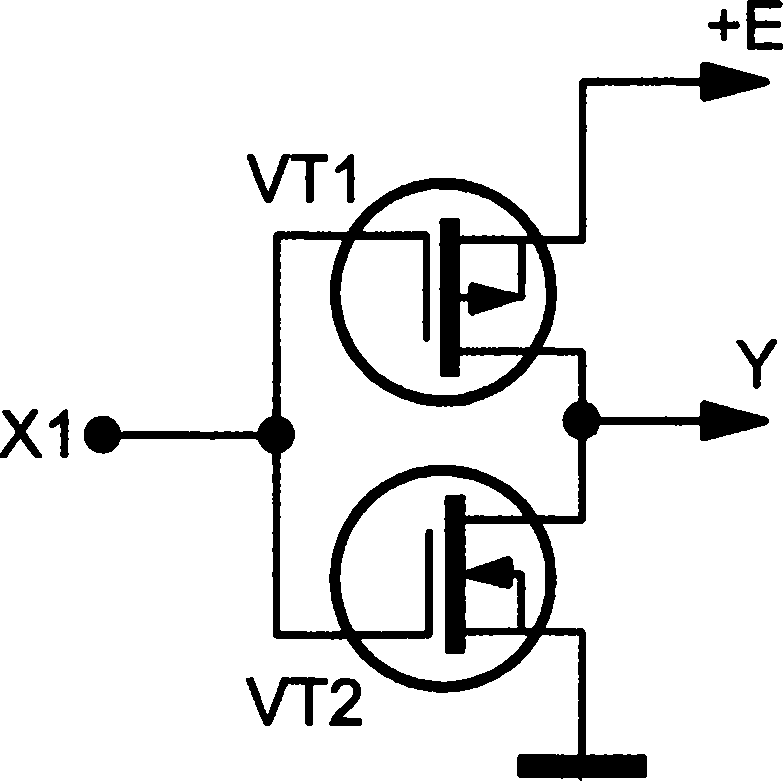


Рис. 26 Ключевой элемент микросхем семейства КМОП

Рассмотрим элемент 2И-НЕ КМОП-микросхемы, **рис.27** и **рис. 28.** В этом логическом элементе использованы ком­плементарные полевые транзисторы. Транзисторы с каналом p-типа (VT1, VT2) соединены параллельно и подключены к положительному полюсу источника питания, транзисторы с каналом n-типа (VT3, VT4) соединены последовательно.

При напряжении питания 9 В и входном напряжении 2 В и менее, **рис.** 27, транзисторы VT1 и VT2 открыты, поскольку напряжение на участках затвор — исток составляет не менее 7 В.

Напряжение на таких же участках транзисторов VT3 и VT4 недостаточно для их открывания, поэтому на выходе элемента будет напряжение, почти равное напряжению питания, т. е. около 9 В (точка А). По мере увеличения входного напряжения транзисторы VT3 и VT4 начинают открываться, a VT1 и VT2 закрываться.

На участке А-Б этот процесс происходит сравнительно плавно, а на участке Б-В он ускоряется и наиболее линеен. В точке В транзисторы VT1 и VT2 почти полностью закрыты, а транзисторы VT3 и VT4 открыты. Выходное напряжение при дальнейшем увеличении напряжения на входах стремиться к нулю (точка Г).

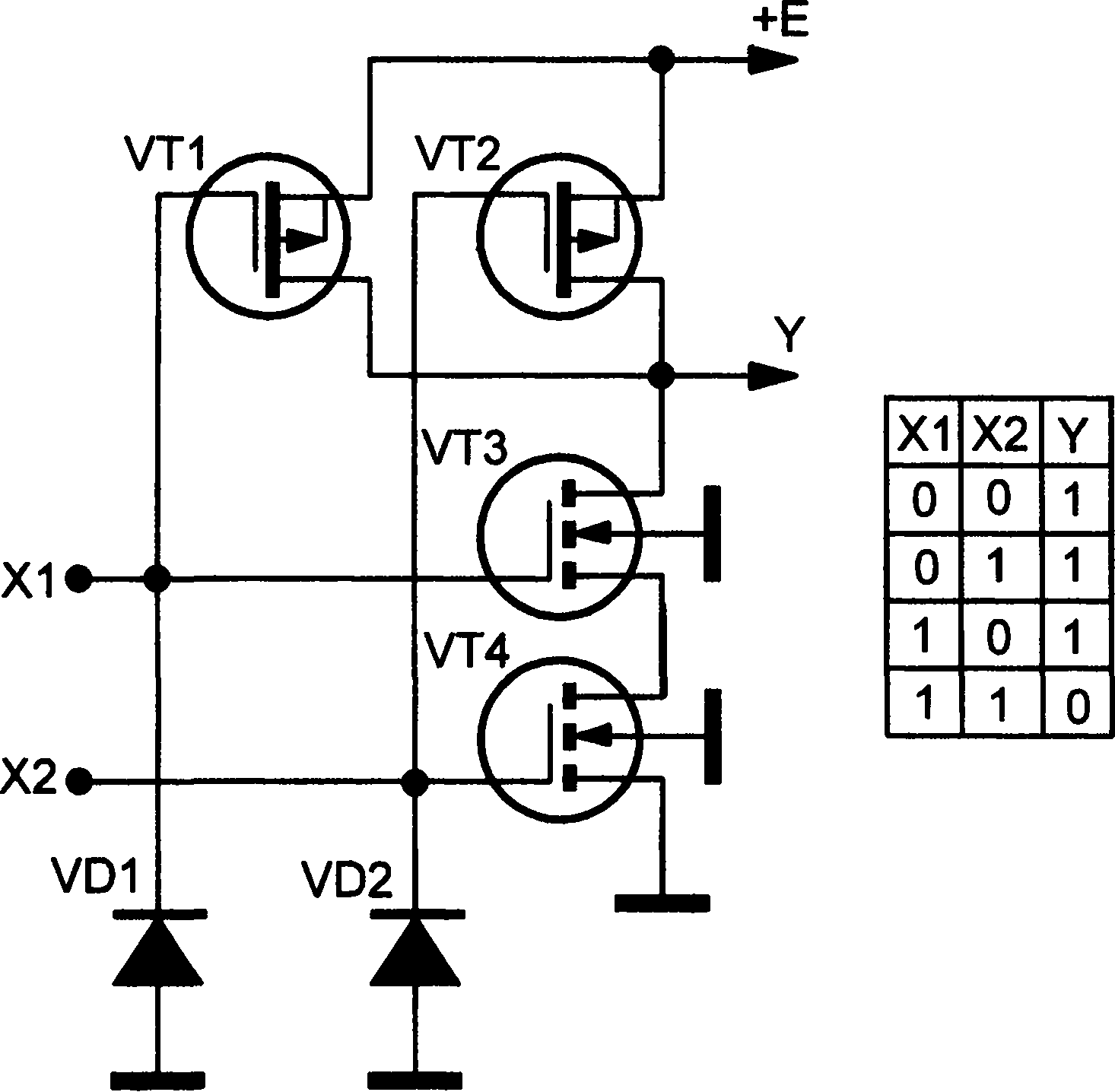


Рис. 27 Схема КМОП-элемента 2И-НЕ, его условные графические обозначения, его переходная характеристика и таблица истинности

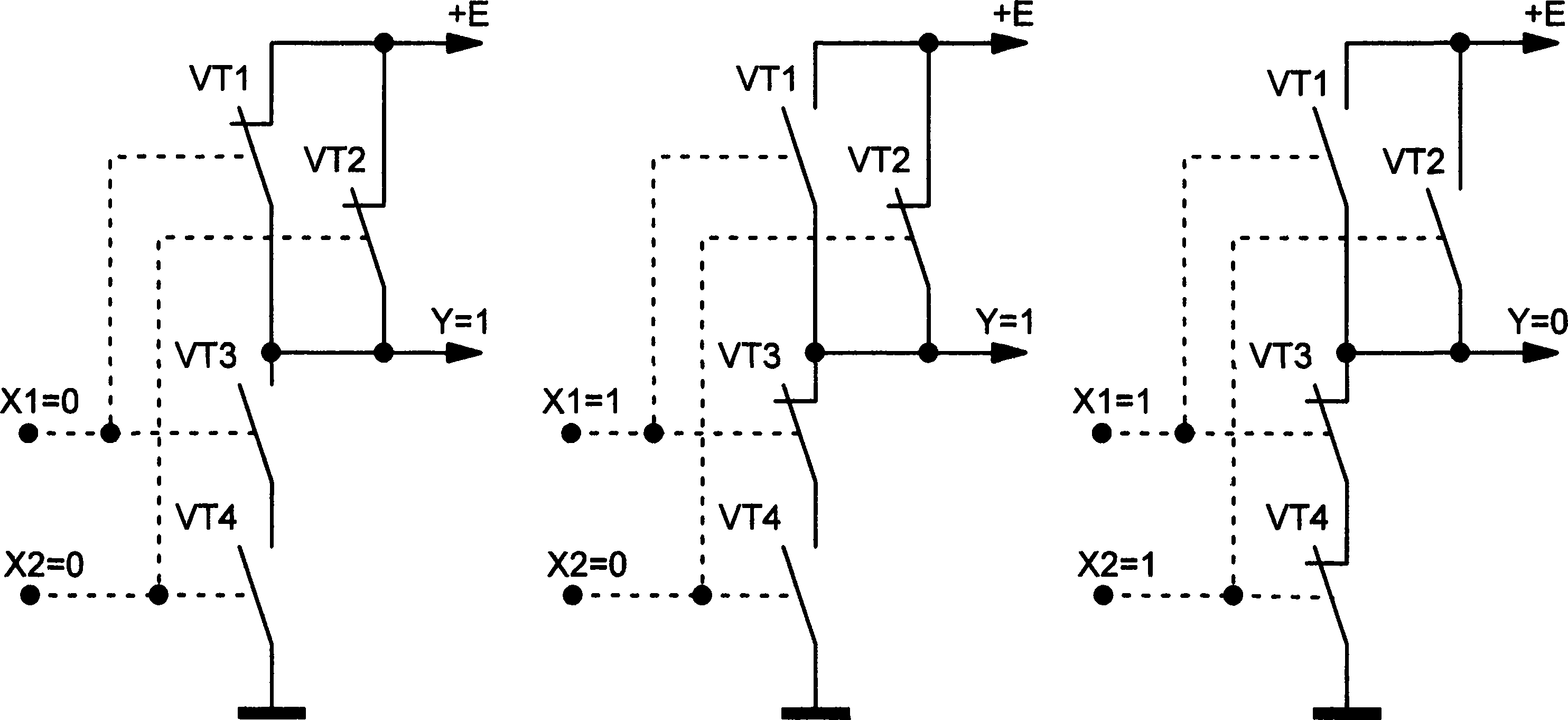


Рис. 28 Эквивалентная схема КМОП-элемента,

реализующего операцию 2И-НЕ

Транзистор с плавающим затвором.

# 5. Триггеры

**Простейший триггер** состоит из двух логических эле­ментов, охваченных положительными обратными связями, и имеет два устойчивых состояния (логический ноль или логи­ческая единица).

Триггеры с числом состояний больше двух называют **мно­гостабильными.** Если устойчивых состояний два, триггеры называют **бистабильными.** Бистабильные триггеры имеют два выхода — прямой О и инверсный -О. Триггер с двумя выходами называется **парафазным.** Триггеры, имеющий один выход, называются **однофазными.**

Если на вход триггера не приходят управляющие сигналы, при включенном питании он способен без ограничения по вре­мени сохранять устойчивое состояние. При отключении пита­ния и его последующем включении без принятия специальных мер триггер может иметь на выходе как логический ноль, так и логическую единицу.

Исходя из функционального назначения, триггеры подраз­деляют на:

* RS-триггеры;
* D-триггеры;
* Т-триггеры;
* JK-триггеры.

Обозначения входов триггеров разного назначения:

* S (Set), а также J (Jump) — раздельный вход, устанавливаю­щий триггер в единичное состояние (на О-выходе логиче­ская единица);
* R (Reset), а также К (Kill) — раздельный вход, устанавлива­ющий триггер в нулевое состояние (на О-выходе логиче­ский ноль);
* С (Clock, CLK) — вход синхронизации;
* D (Data) — информационный вход (на него подается ин­формация для занесения в триггер);
* Т (Toggle) — счетный вход.

По способу записи информация триггеры подразделяют на:

* асинхронные — информация записывается непрерывно и зависит от информационных сигналов, которые подаются на вход триггера;

синхронные — информация записывается только при нали­чии дополнительного сигнала — синхронизирующего фак­тически — разрешающего работу триггера. Подразделяются на триггеры со статическим и динамическим управлением.

**RS-триггер —** асинхронный, самый простой из всех тригге­ров, рис. 29, имеет два инверсных входа:

* -R —Reset (сброс);
* -S — Set (установка), а также два выхода:
* О — Quit, прямой;
* -Q —инверсный.

Простейший RS-триггер может быть собран на логических элементах 2ИЛИ-НЕ или 2И-НЕ, рис. 30.

Принцип работы триггера легко усвоить, собрав неслож­ную схему, рис. 31. При включении устройства в силу нео­пределенности начального состояния триггера загорится один из светодиодов, например, светодиод HL2, подключенный к инверсному выходу -Q. Если кратковременно нажать на кнопку SB 1 (Set), установив тем самым на мгновение на входе -S уровень логического нуля, то триггер переключится, светодиод HL1 погаснет, а светодиод HL2 засветится.

Вернуть триггер в исходное состояние можно нажатием кнопки SB2 (Reset).

Одновременное нажатие кнопок SB1 (Set) и SB2 (Reset) введет триггер в состояние неопределенности, уровень сигналов на его выходах предсказать будет невозможно.

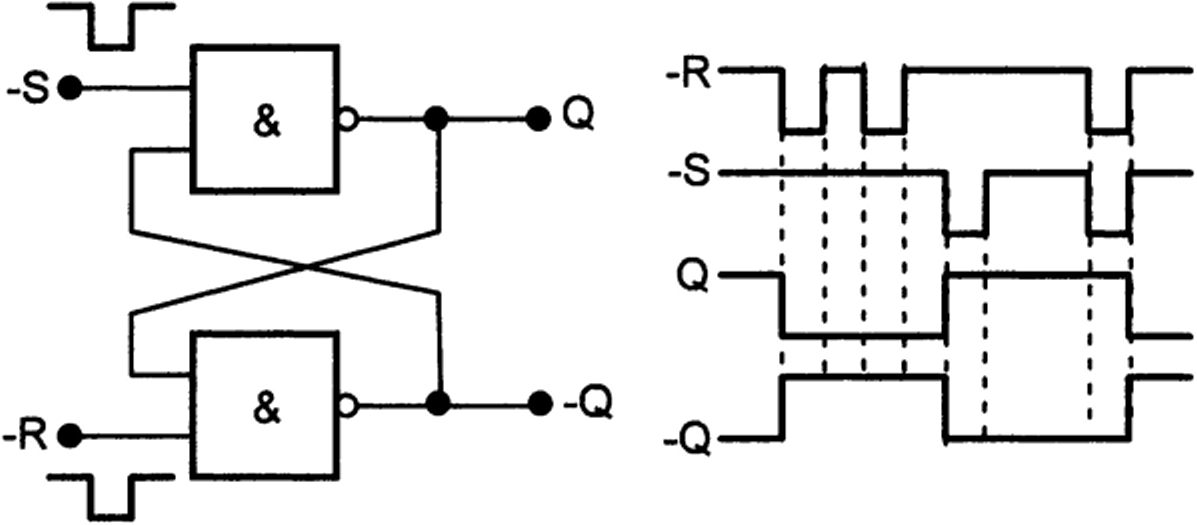


Рис. 29. Схема RS-триггера на элементах И-НЕ и диаграмма его работы

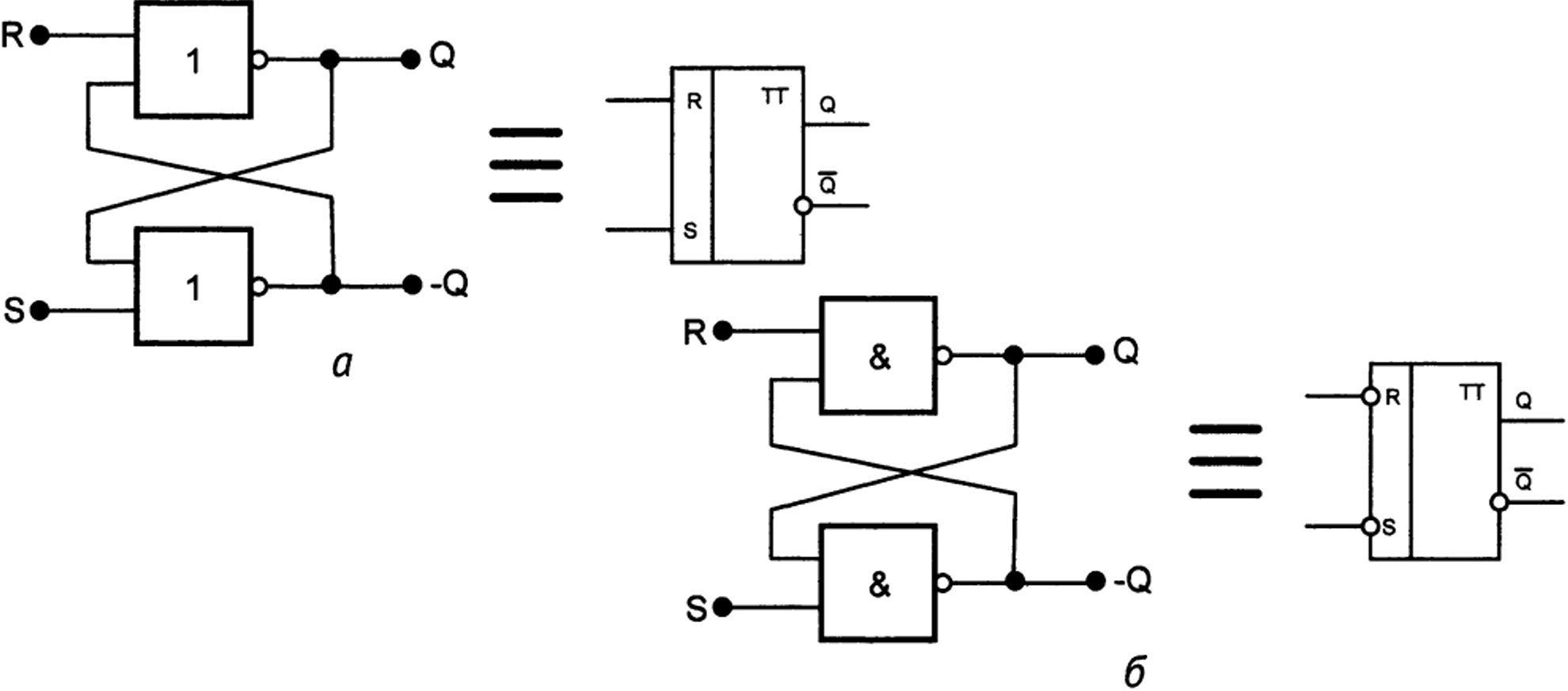


Рис. 30. RS-триггеры на основе элементов:

а - 2ИЛИ-НЕ (с прямыми входами, активный уровень - 1);

б - 2И-НЕ (с инверсными входами, активный уровень - 0)

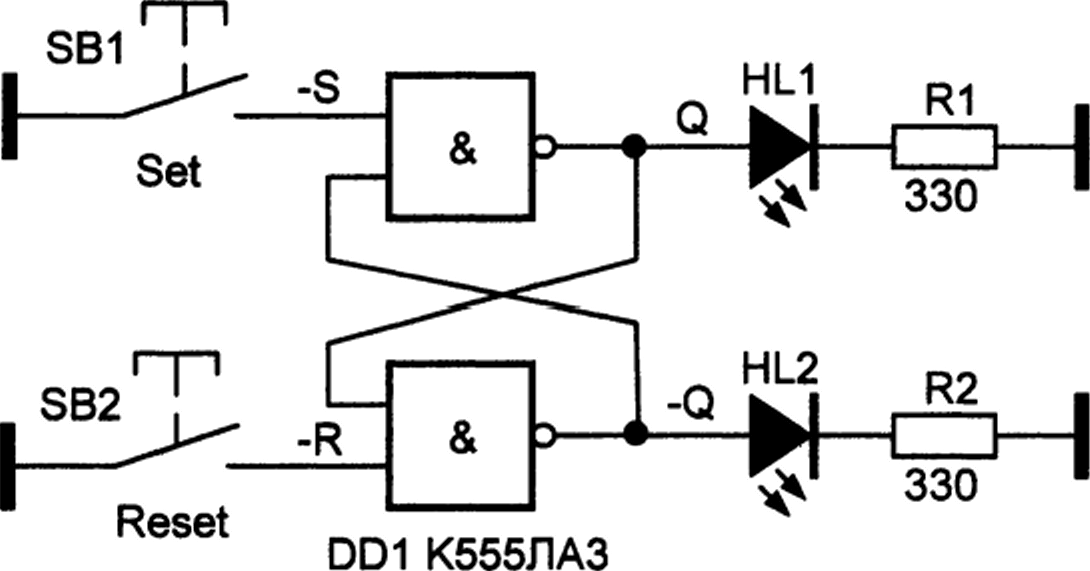


Рис. 31. Схема для изучения принципа работы RS-триггера

Таблица истинности RS-триггера

|  |  |  |  |
| --- | --- | --- | --- |
| Входы | | Выходы | |
| -R | -S | Q | -Q |
| 0 | 1 | 0 | 1 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | Изменений нет | |
| 0 | 0 | Состояние не определено | |

Из-за низкой помехоустойчивости RS-триггеры используют в основном для устранения влияния дребезжания контактов при переключении механических коммутаторов. RS-триггер получают из простых логических элементов. Первый импульс, поступивший на вход -R триггера при нажа­тии на кнопку SB1, переключает его выход в состояние логиче­ского нуля, а первый импульс на входе -S переключает выход триггера в состояние логической единицы. Все остальные сиг­налы, обусловленные дребезгом контактов, не влияют на триггер.

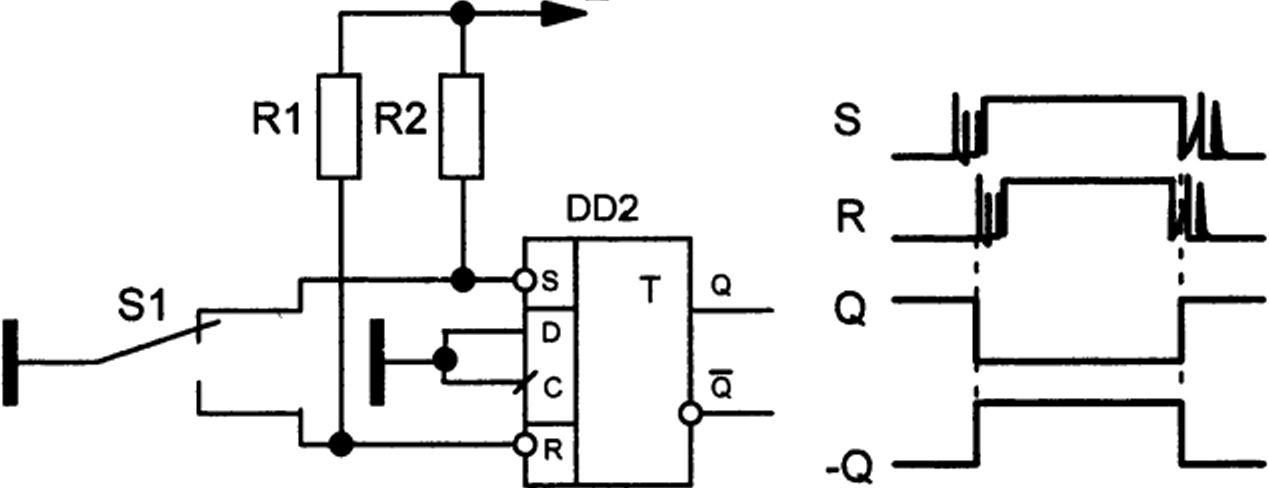


Рис. 32. Использование RS-триггера для устранения влияния дребезжания контактов

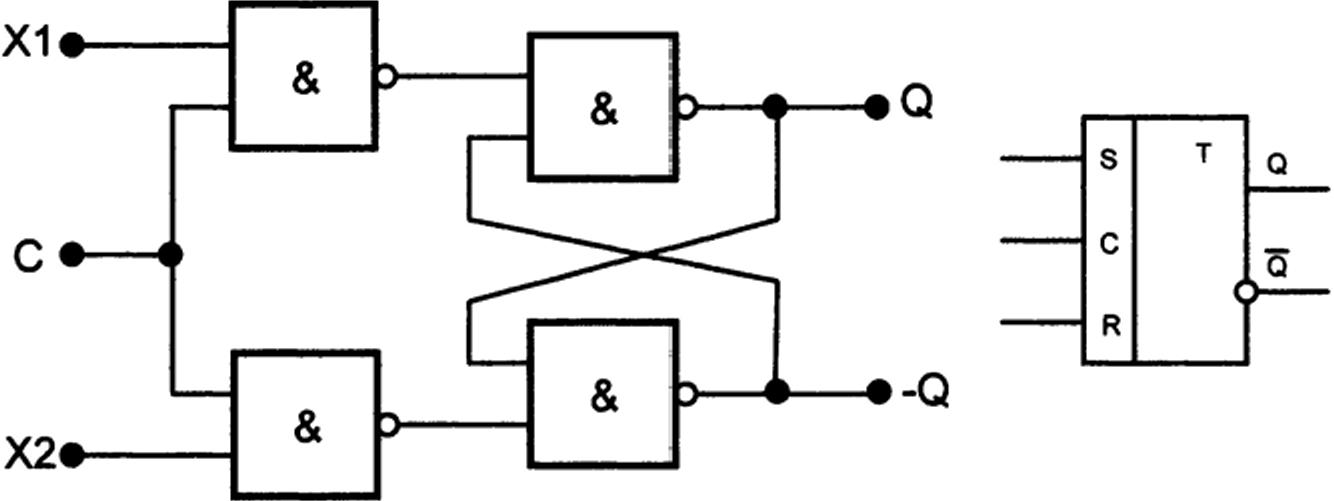


Рис. 33. Синхронизируемый RS-триггер, состоящий из схемы управления и RS-триггера, и его условное графическое обозначение

Синхронный (синхронизируемый) RS-триггер, позволя­ющий запомнить записанную информацию, получают путем подключения схемы управления к обычному RS-триггеру, рис. 33.

Если на входе синхронизации С присутствует логический ноль, RS-триггер находится в режиме «Хранение» и не реаги­рует на входные сигналы. При подаче на вход синхронизации. С логической единицы триггер переходит в режим записи, рис. 34.

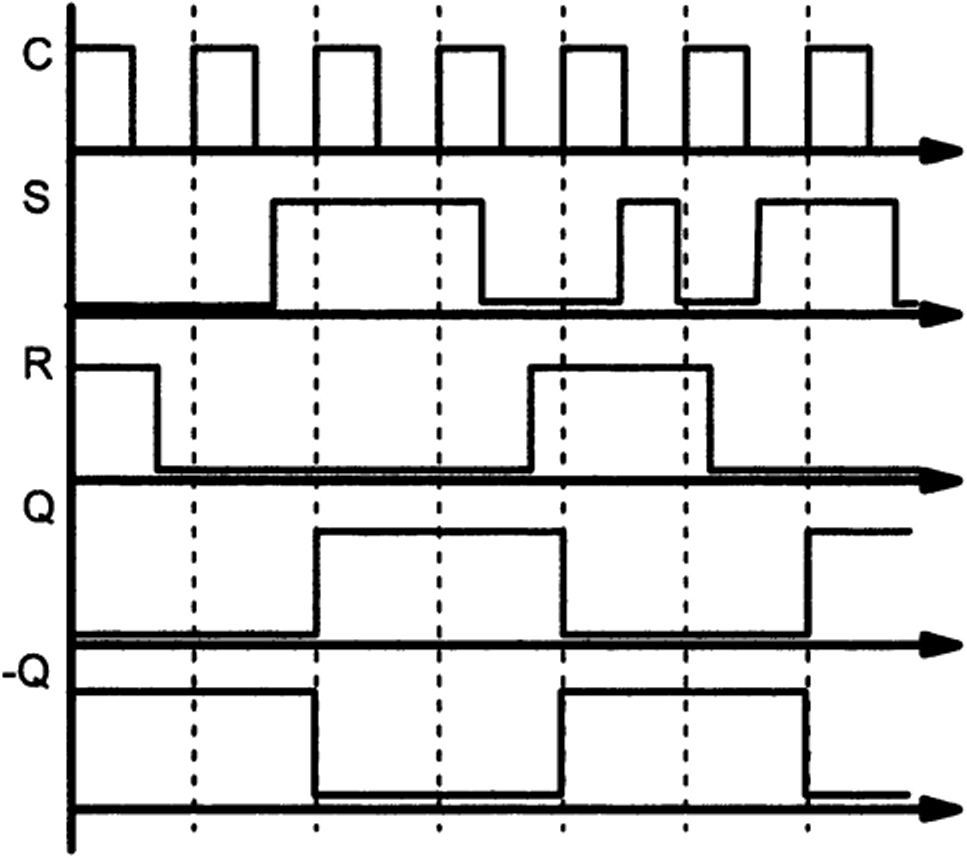


Рис. 34. Временная диаграмма работы синхронизируемого RS-триггера

RS-триггер с синхронизацией по фронту импульса пред­ставляет собой двухступенчатый RS-триггер и применяется для построения других типов триггеров и регистров сдвига.

Изменение состояния в таком триггере происходит в момент изменения уровня сигнала по управляющему входу С, причем процессы приема и записи данных разделены во времени.

Синхронизация возможна как по переднему, так и по заднему фронту импульса. Схема триггера с синхронизацией по заднему фронту импульса и его условное графическое обо­значение приведены на рис. 35.

При подаче высокого уровня сигнала на информационный вход С производится запись в первый триггер (прием данных), а по окончании этого сигнала — запись во второй триггер.

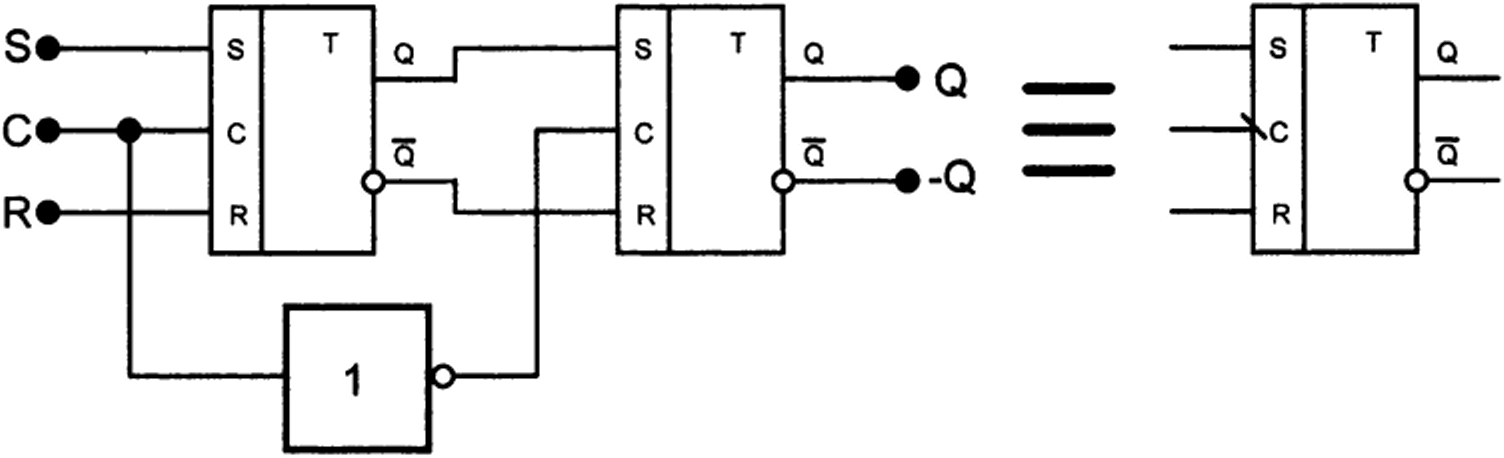


Рис. 35. RS-триггер с синхронизацией по заднему фронту и его условное графическое обозначение

**RS-триггеры S, R и Е-типов**

В отличие от обычных RS-триггеров у триггеров S-, R- и Е-типов комбинация сигналов S = R = 1 не является запрещен­ной. При разнополярных сигналах алгоритм работы триггеров S-, R- и Е-типов такой же, как и у обычных RS-триггеров, но при S = R = 1 триггер S-типа переключается в «1», триггер R-типа в «О», а триггер Е-типа не изменяет своего состояния.

Схема, рис. 36, работает как обычный RS-триггер, но при подаче сигналов S = R = 1 элементы DD5 и DD6 обеспечивают закрытое состояние элементов DD1 и DD2, поэтому выходное состояние триггера О остается без изменения.

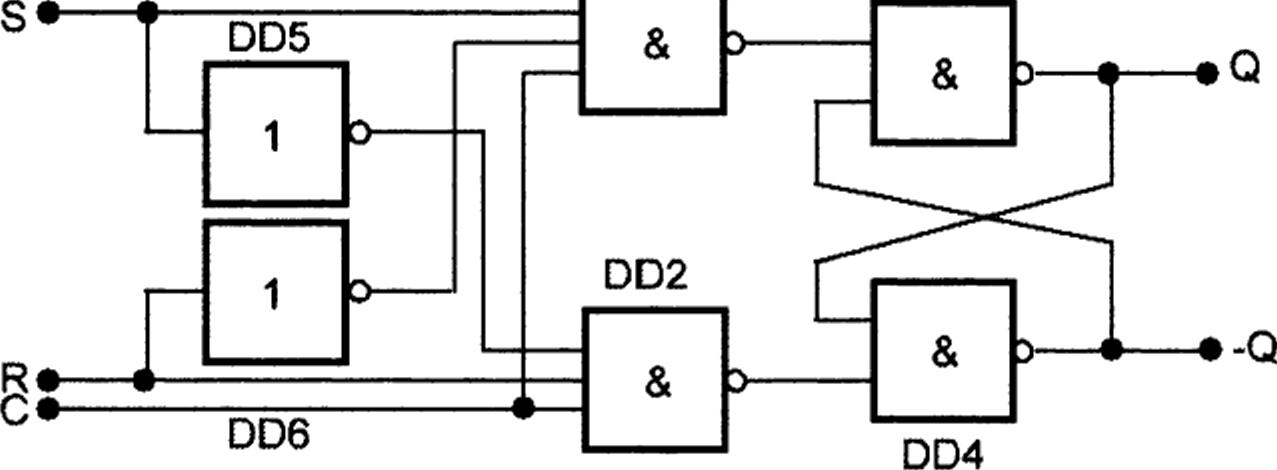


Рис. 36. RS-триггер Е-типа

Если исключить из схемы, рис. 36, элемент DD6, то при подаче на вход сигналов S = R = 1 блокируется только элемент DD2, на выходе которого устанавливается «1», а на выходе DD1 формируется «О». Эти сигналы устанавливают триггер в состояние 0 = 1, или подтверждают его, если до подачи сигналов S = R = 1 триггер находился в состоянии О = 1. Такой триггер называется RS-триггером S-типа.

Если исключить из схемы, рис. 36, элемент DD5, оставив элемент DD6, то при подаче на вход сигналов S = R = 1 блокируется только элемент DD1, поэтому триггер устанавливается в состояние Q = 0 или подтверждают его, если до подачи сигналов S = R = 1 триггер находился в состоянии 0 = 0. Такой триггер называется RS-триггером R-типа.

**D-триггеры**

**D-**триггер — информационный триггер или триггер задержки (Delay), используется для создания регистров сдвига и регистров хранения. Такой триггер можно получить из RS-триггера, к входам которого подключена схема управле­ния на двух элементах 2И-НЕ, рис. 3.49. D-триггер имеет два входа: С — синхронизации (Clock) и D — информационный (Data). Сигнал с входа D будет проходить на выход Q только при наличии разрешающего сигнала логической единицы на входе синхронизации С.

При наличии на входе синхронизации. С логического нуля на выходах триггера сигнал не изменяется при поступлении сигналов на информационный вход D, рис. 37. Таблица истинности для простого D-триггера представлена ниже.

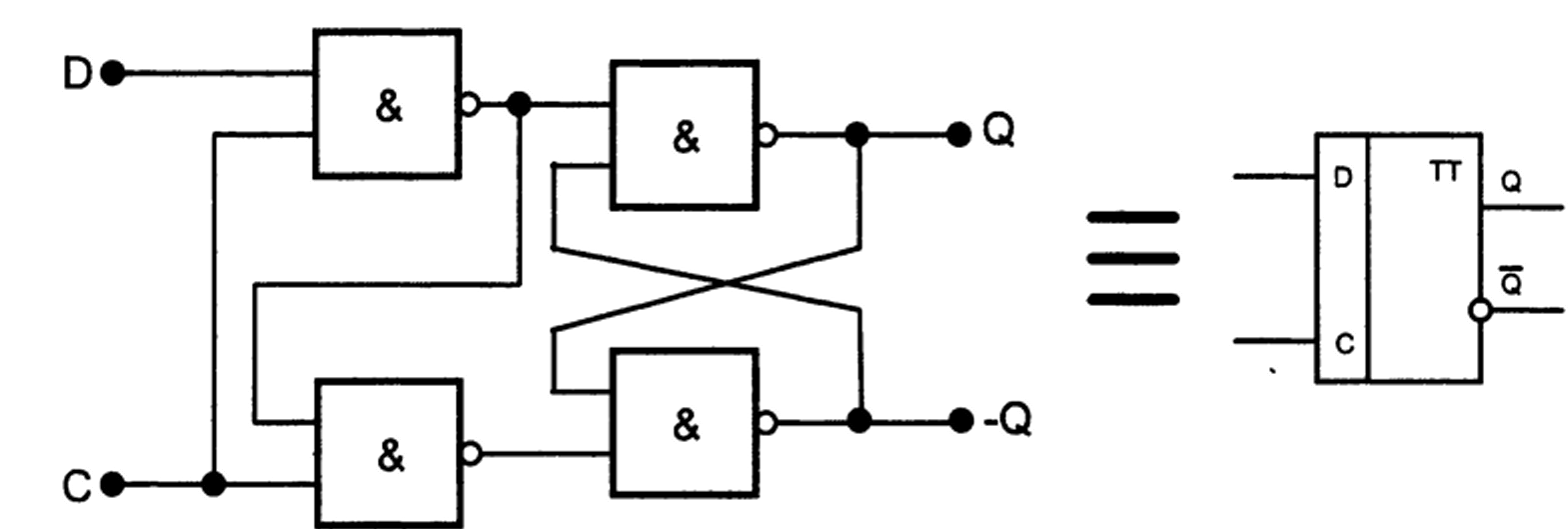


Рис. 37. D-триггер на основе RS-триггера и схемы управления на двух элементах 2И-НЕ

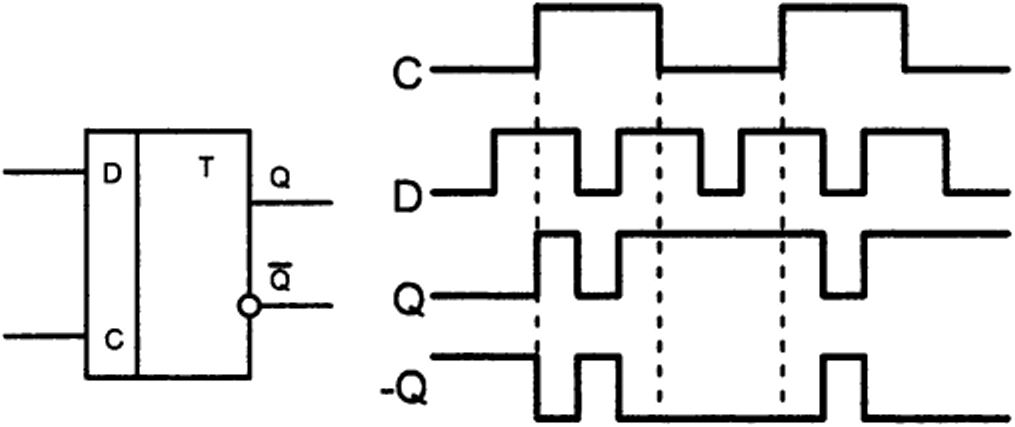


Рис. 38. Временная диаграмма работы простого D-триггера

Таблица истинности для простого D-триггера

|  |  |  |  |
| --- | --- | --- | --- |
| Входы | | Выходы | |
| С | D | 0. | Q.U |
| 0 | 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 0 |
| 1 | 1 | 1 |
| 1 | 0 | 0 | 0 |
| 0 | 1 | 0 |
| 1 | 0 | 1 |
| 1 | 1 | 1 |

**Примечание к табл.**

Qt - предыдущее состояние триггера;

Qt+1 - текущее состояние триггера.

D-триггеры ряда микросхем, **например,** К555ТМ2 (К155ТМ2, SN7474N, SN7474J, 74LS74) **рис. 39,** содержат **дополнительный вход.** В составе данной микросхемы име­ются два D-триггера, каждый из которых имеет два входа сброса R и установки S, информационный вход D и один такти­руемый вход С, а также два выхода: прямой Q и инверсный -Q.

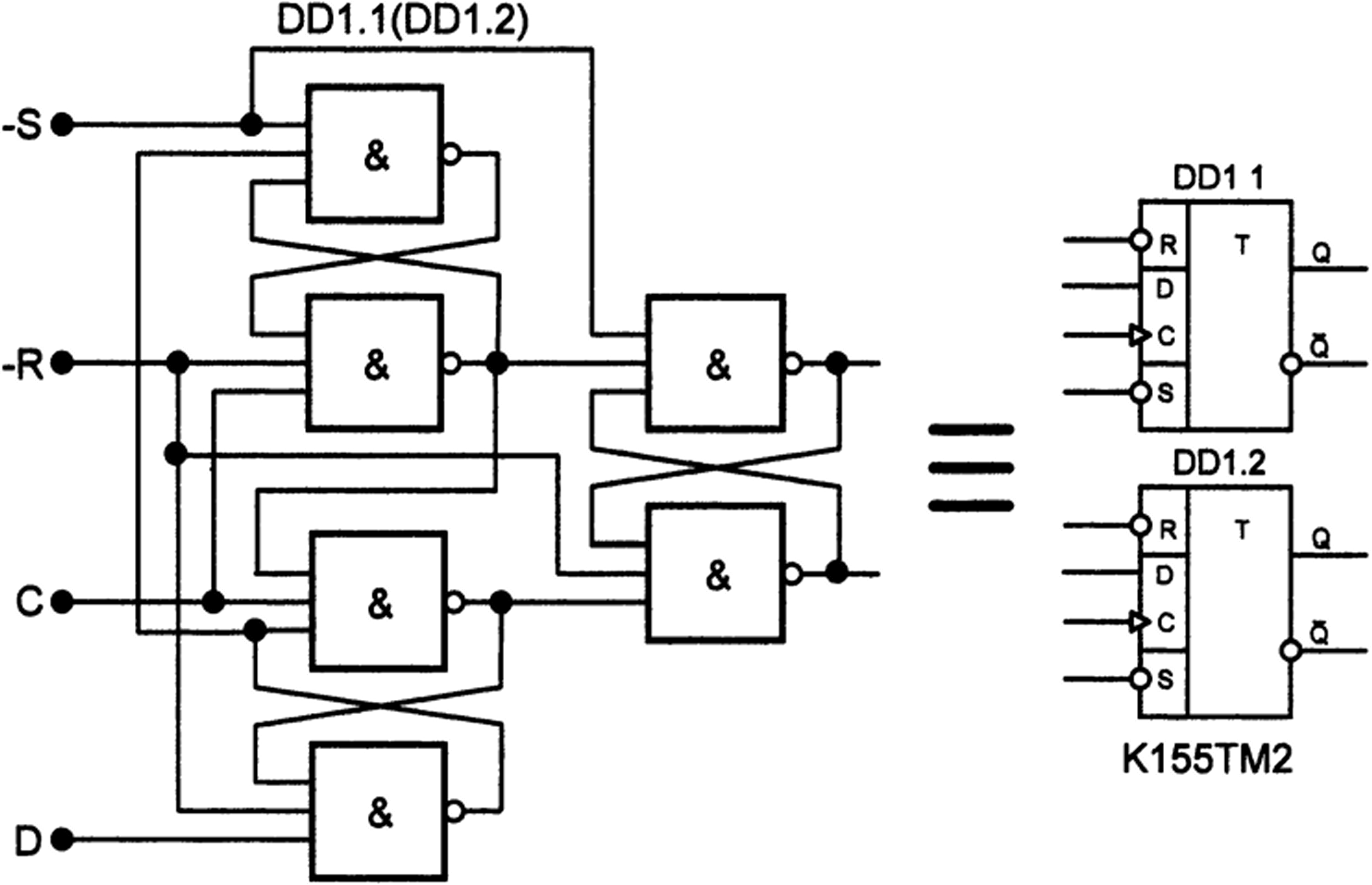


Рис. 39. Строение одного из каналов D-триггера

и обозначение микросхемы К555ТМ2

Как и все триггеры, у которых имеется тактируемый вход С, принцип работы D-триггера основан на переключе­нии уровней напряжений на выходе триггера только строби­рованием по входу С, см. таблицу истинности D-триггера с дополнительным(и) входом(ами), **табл.**

Таблица истинности D-триггера с дополнительными входами

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| Входы | | | | Выходы | |
| -S | -R | с | D | Q | -Q |
| 0 | 1 | X | X | 1 | 0 |
| 1 | 0 | X | X | 0 | 1 |
| 0 | 0 | X | X | н |  |
| 1 | 1 | 0-»1 | 0 | 0 | 1 |
| 1 | 1 | 0^1 | 1 | 1 | 0 |
| 1 | 1 | 0 | X | Не меняется | |
| 1 | 1 | 1 | X | Не меняется | |
| 1 | 1 | 1->0 | X | Не меняется | |

Примечание к табл. Х - безразличное состояние; Н\* - неустойчивое состояние; 0->1 и 1—>0 - переход уровня из одного состояния в другое

D-триггер универсален, им можно заменить RS-триггеры и JK-триггеры. Для замены RS-триггера необходимо не использо­вать входы D и С входы D-триггера, а для замены JK-триггера в большинстве случаев достаточно одной пары входов, рис. 40.

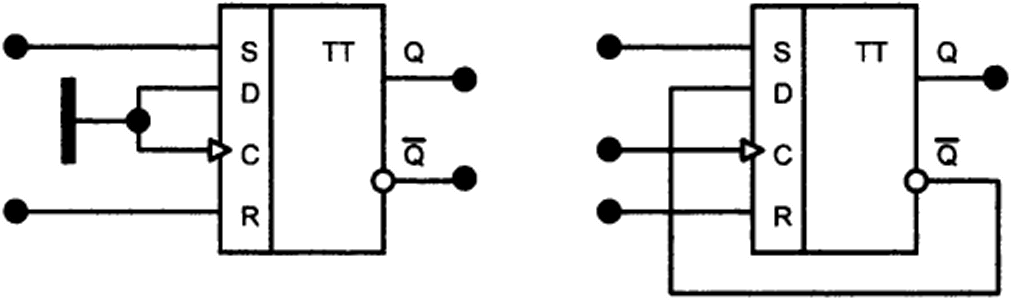


Рис. 40. Схема замены D-триггером: RS-триггера (слева) и JK-триггера в счетном режиме (справа)

# 6. Регистры

**Регистры** (Register) - электронные устрой­ства приема, хранения и считывания п-разрядных двоичных данных, а также их преоб­разования. Регистр представляет собой совокуп­ность п-триггеров, где п соответствует числу разрядов в слове.

Виды регистров **по способу приема и передачи данных:**

– параллельный (статический) с приемом и передачей дан­ных в параллельном коде;

* последовательный (регистр сдвига, последовательный ре­гистр) с приемом и передачей данных в последовательном коде;
* последовательно-параллельные.

По **признаку функции преобразования данных** или **выполнения логических операций** различают регистры:

* сдвиговые;
* с преобразованием параллельного кода в последователь­ный или наоборот;
* с поразрядным логическим умножением или сложением;
* последовательного приближения для построения аналого- цифровых преобразователей.

По **количеству каналов,** по которым поступают данные, различают регистры:

* однофазные с одним каналом;
* парафазные с вводом данных по прямому и инверсному каналам.

По **количеству тактов управления для записи данных** различают регистры:

* однотактные;
* двухтактные;
* многотактные.

По **управлению записью данных** различают регистры:

* асинхронные;
* синхронные.

Параллельный регистр (регистр памяти) – цифровое устройство, предназначенное для записи нулевого кода, записи входной информации в параллельной форме, хранения информации, выдачи хранимой информации в параллельной форме.

В параллельном регистре имеется общий тактовый вход С, причем все триггеры соединены параллельно и каждый из них имеет отдельный вход D и отдельный выход Q, которые неза­висимы от других триггеров, **рис. 41.**

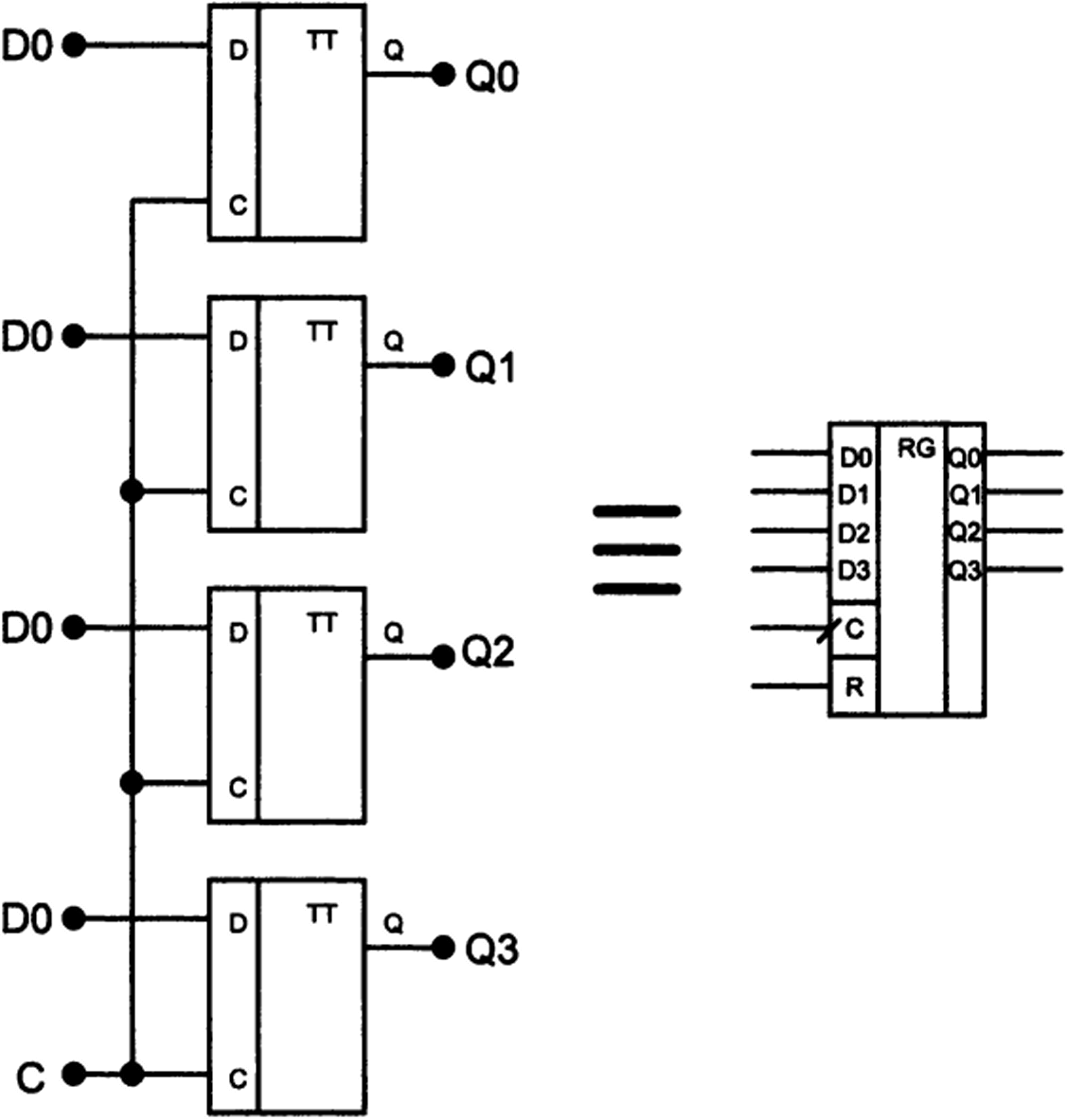


Рис. 41 – Схема соединения триггеров в параллельном регистре и его условное графическое обозначение

Параллельные регистры подразделяются на **асинхронные** и **синхронные.**

Пример построения параллельного регистра на асинхрон­ных RS-триггерах и его условное графическое обозначение показаны на **рис. 42.**

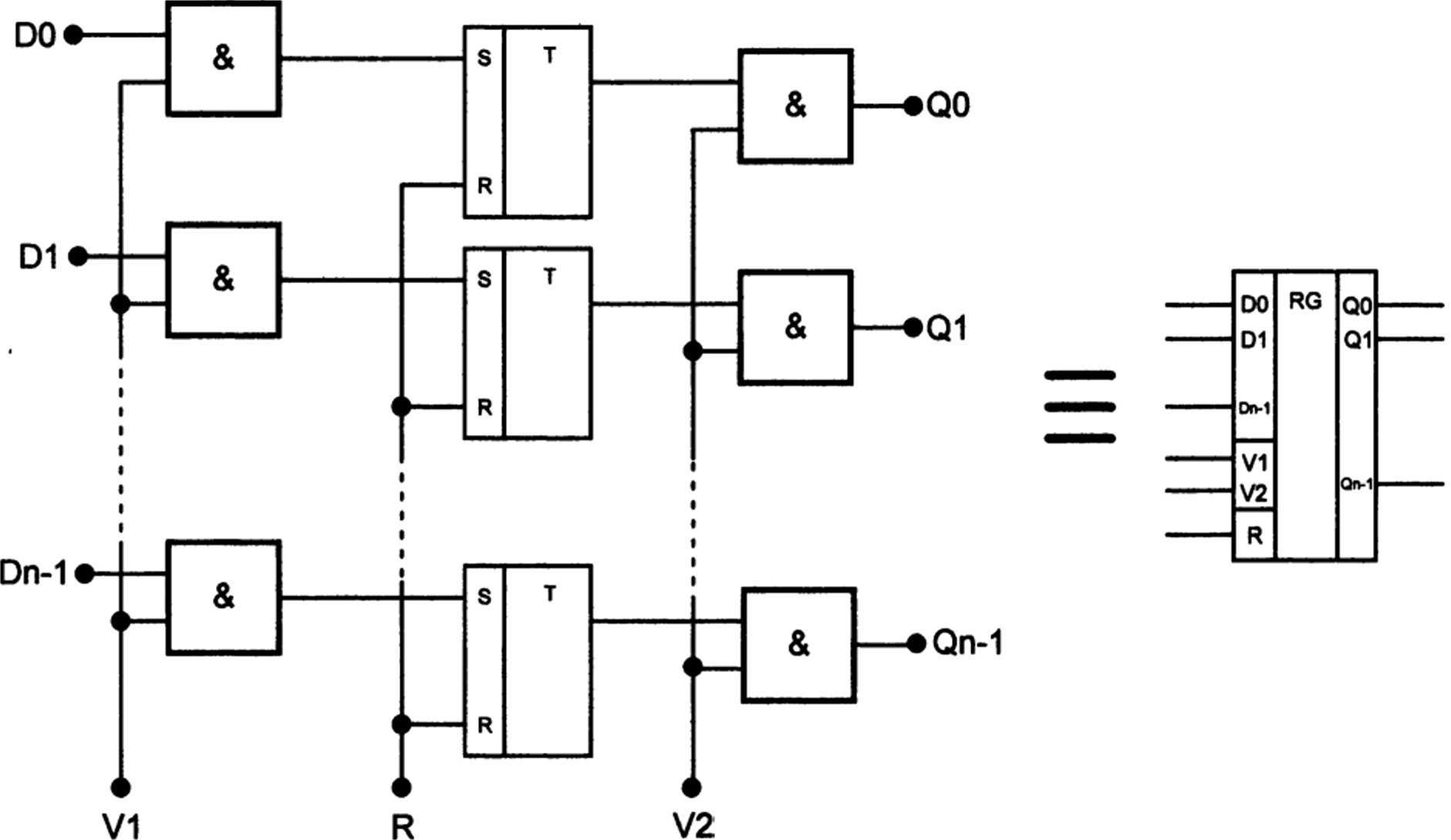


Рис. 42 – Параллельный регистр с асинхронным управлением записью

и его условное графическое обозначение

Запись в регистр производится подачей разрядов данных Do-Dn-1 на S-входы асинхронной установки триггеров по сигналу разрешения приема VP Выдача данных из регистра производится по сигналу V2. Обнуление регистра производится по сигналу R.

Существуют также **регистры с тремя состояниями.** Такие регистры имеют дополнительный управляющий вход ЕО, позволяющий перевести микросхему регистра в неактивное «третье» состояние, рис. 43.

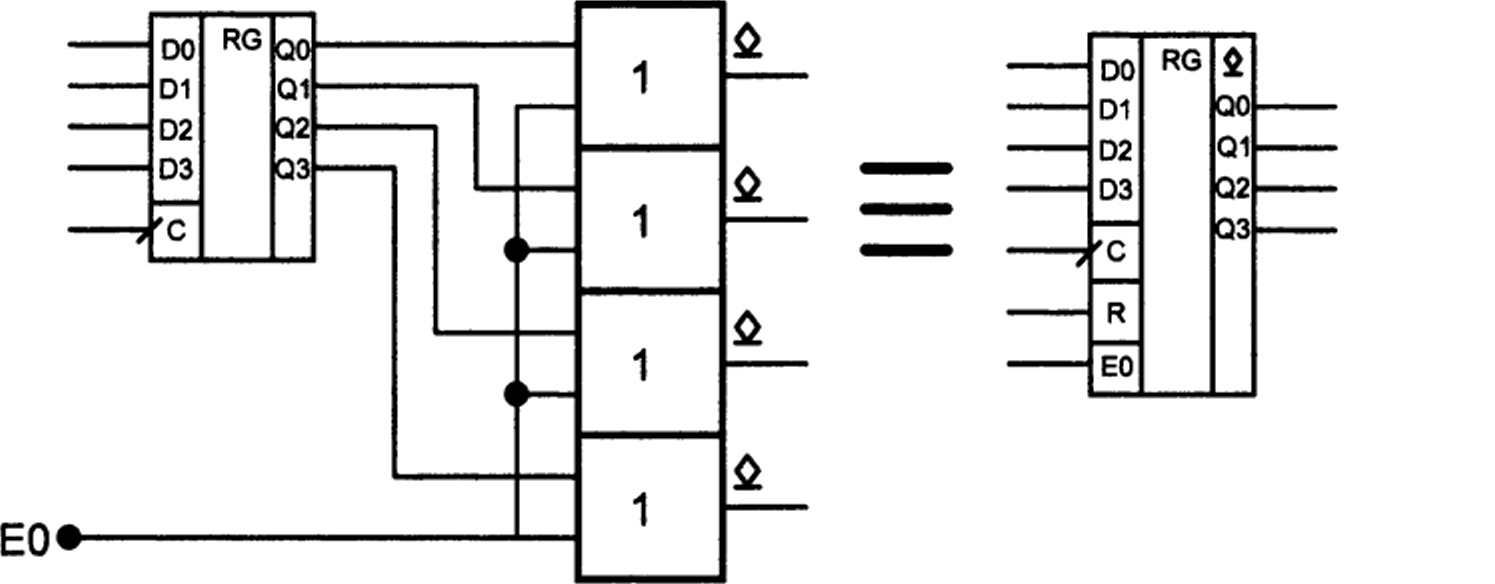


Рис. 43 – Параллельный регистр с тремя состояниями и его условное графическое обозначение

Вариант построения регистра на D-триггерах с синхронным управлением и его условное графическое обозначение показаны на рис. 44. Данные D0-Dn-1 подаются на D-входы триггеров, и запись данных производится по переднему фронту сигнала, поступающего на тактовый вход С.

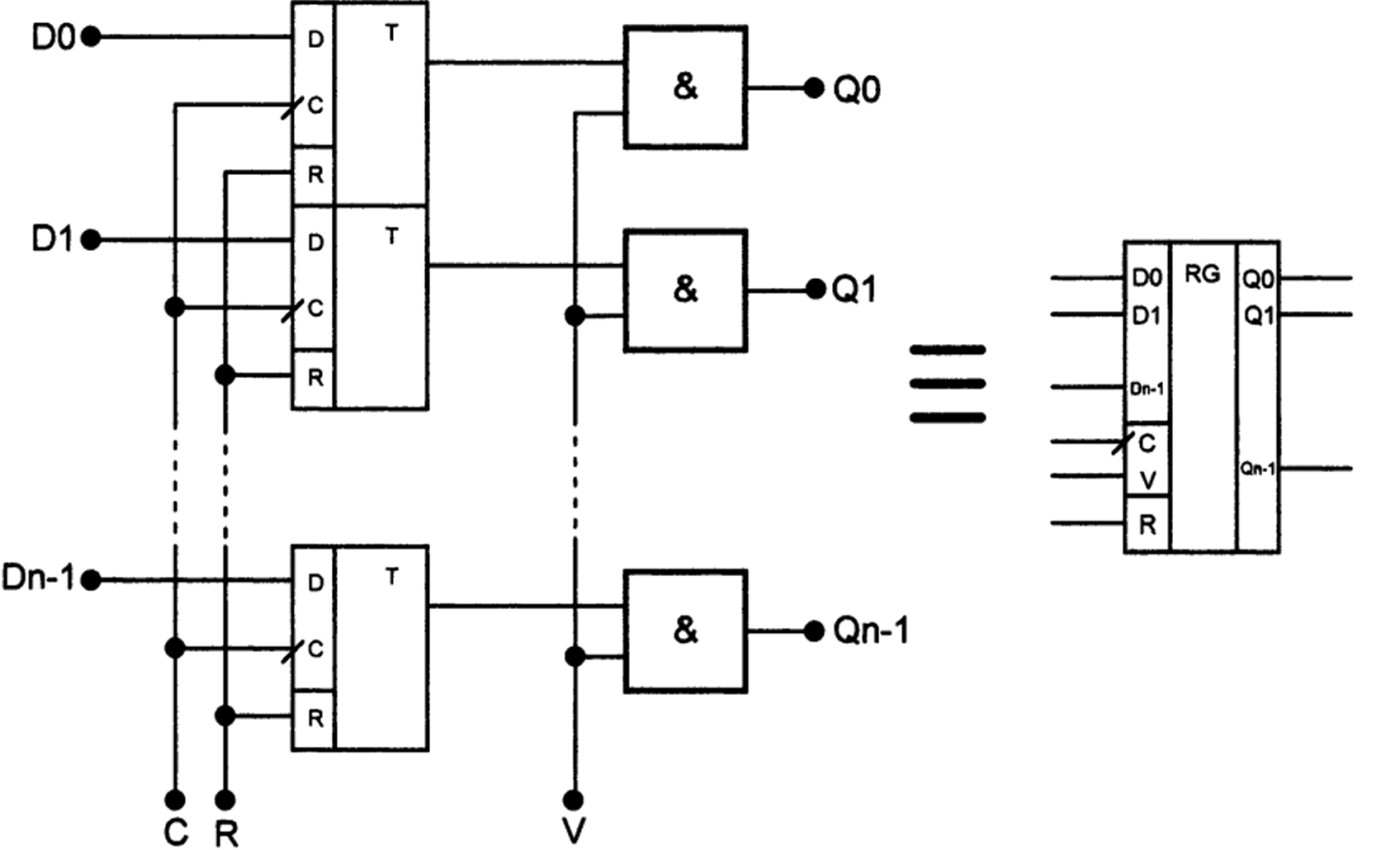


Рис. 44 – Параллельный регистр с синхронным управлением записью

и его условное графическое обозначение

**Регистры, срабатывающие по фронту сигнала** (тактиру­емые регистры), почти не отличаются от D-триггеров. Принцип действия регистров, срабатывающих по фронту тактового сиг­нала: по положительному фронту тактового сигнала на входе С каждый из выходов регистра устанавливается в тот уровень, который был в этот момент на соответствующем данному выходу входе D, и сохраняется таковым до прихода следующего положительного фронта сигнала С.

То есть если триггер запоминает один сигнал (один двоич­ный разряд, один бит), то регистр запоминает сразу несколько (4, 6, 8, 16) сигналов (несколько разрядов, битов), **рис. 45.** Память регистра сохраняется до момента выключения питания схемы.

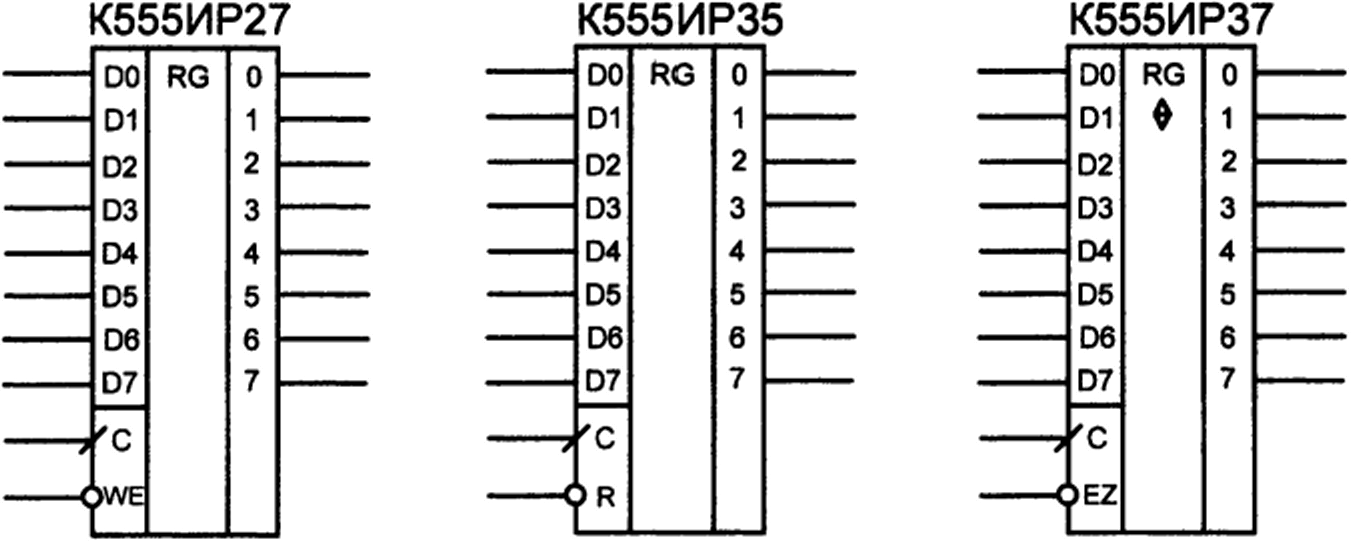


Рис. 45 – Параллельные регистры, срабатывающие по фронту импульса

Большинство регистров **восьмибитные.** В основном, раз­личаются:

* отсутствием или наличием инверсии сигнала на выходе;
* входом сброса R;
* входом разрешения записи WE (Write Enable);
* типом выходов (2С или ЗС);
* входом EZ.

Таблица истинности регистра с входом разрешения записи WE представлена ниже**.**

|  |  |  |  |
| --- | --- | --- | --- |
| **Входы** | | | **Выход** |
| **WE** | **с** | D | **Q** |
| 0 | 0->1 | 0 | 0 |
| 0 | 0-»1 | 1 | 1 |
| 0 | 0 | X | Не меняется |
| 0 | 1 | X | Не меняется |
| 1 | X | X | Не меняется |

Основное применение регистры с тактируемым входом нашли в схемах, где необходимо хранить некоторый код в течении необходимого времени, а по фронту импульса на тактовом входе С выдавать на выходы Q.

**Регистры, срабатывающие по уровню сигнала**, являются гибридом между буфером и регистром (реги­стры-защелки, Latch). Когда на стро­бирующем входе высокий логический уровень, сигнал поступает с входов на выходы регистра. Когда на стробиру­ющем входе низкий уровень сигнала, регистр переходит в режим хранения последнего из пропущенных значений входного сигнала, рис. 46.

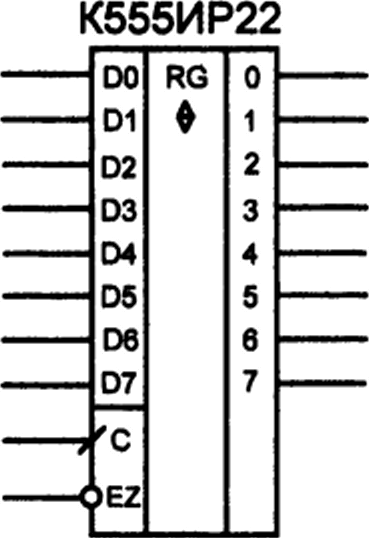


Рис. 46 – Регистр, срабатывающий по уровню входного стробирующего сигнала

Таблица истинности стробируемого регистра представлена ниже.

|  |  |  |  |
| --- | --- | --- | --- |
| Входы | | | Выход |
| EZ | с | D | Q |
| 0 | 1 | 1 | 1 |
| 0 | 1 | 0 | 0 |
| 0 | 0 | X | Не меняется |
| 1 | X | X | X |

Данные типы регистров применяются в схемах, где необ­ходимо запомнить на какое-то время входной сигнал, а все остальное время транслировать на выход схемы входной сиг­нал. Данный функционал очень часто необходим, например,при построении устройств сопряжения с портами персональ­ного компьютера. Стробируемый регистр продлевает на неко­торое время входной код, а остальное время работает как буфер или повторитель.

**Последовательные регистры** (регистры сдвига, Shift Register) представляют собою цепочку разрядных схем, связан­ных цепями переноса. Такие регистры применяют в качестве запоминающих устройств, преобразователей последователь­ного кода в параллельный, устройств задержки и, реже, счет­чиков импульсов. Сдвигающий регистр может быть неревер­сивным (однонаправленный сдвиг) или реверсивным (сдвиг в обоих направлениях).

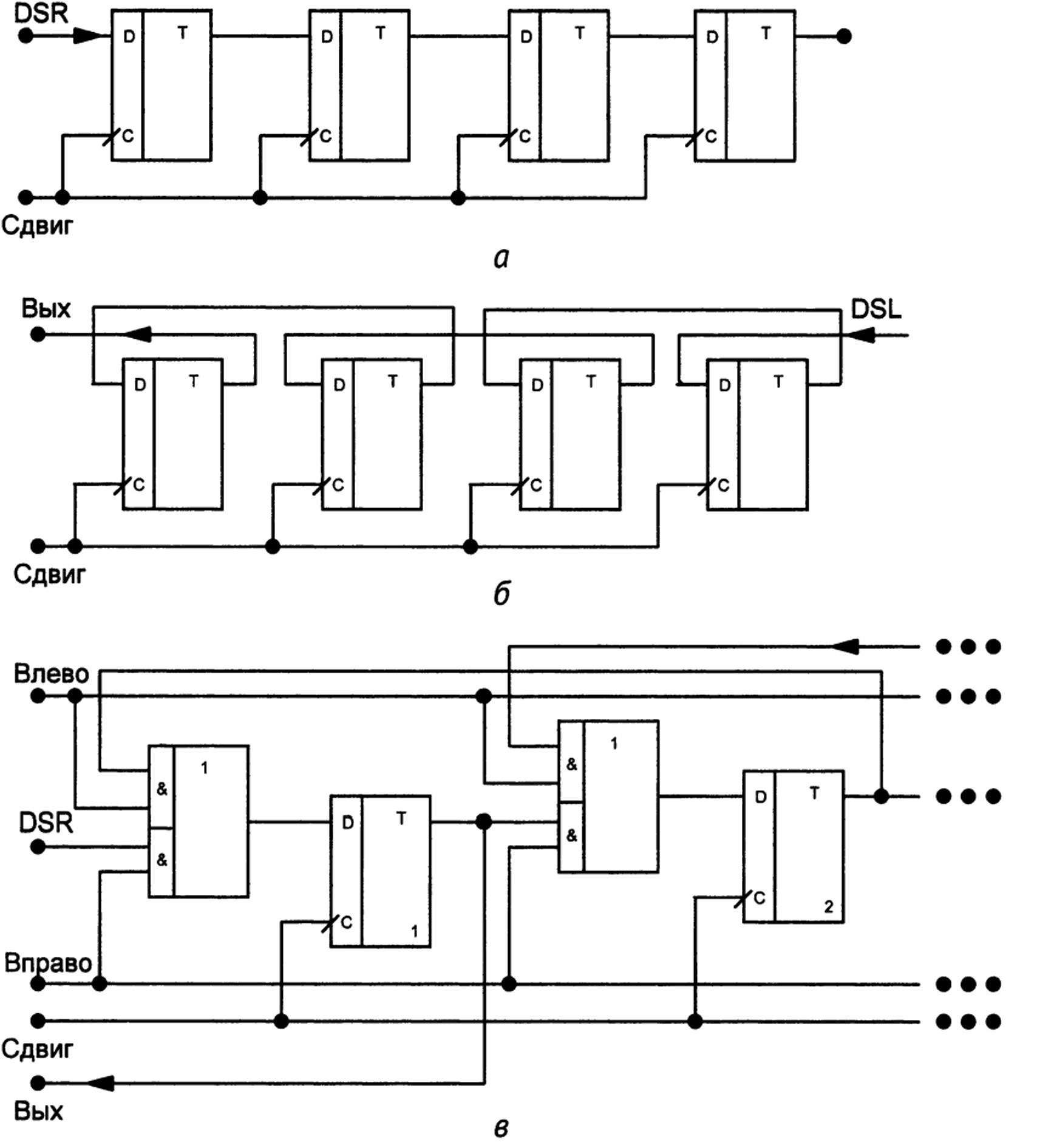


Рис. 47 – Схемы регистров сдвига:

а - вправо; б - влево; в - реверсивно

В однотактных регистрах со сдвигом на один разряд вправо, рис. 47, *а,* слово сдвигается при поступлении син­хросигнала. Вход и выход — последовательные (DSR — Data Serial Right).

На рис. 47, *б* показана схема регистра со сдвигом влево (вход данных DSL — Data Serial Left). А на рис. 47, *в* проде­монстрирован принцип построения реверсивного регистра, в котором имеются связи триггеров с обоими соседними раз­рядами, но соответствующими сигналами разрешается работа только одних из этих связей (команды «влево» и «вправо» одновременно не подаются).

Главная область использования регистров сдвига — преоб­разование последовательного кода в параллельный код или из параллельного в последовательный, такая необходимость часто возникает, когда необходимо передать информацию на значи­тельные расстояния, а вся обработка происходит параллельным кодом в микропроцессорных системах. Как известно быстрее всего обрабатывается информация в параллельном виде, а пере­давать на расстояния лучше всего в последовательном коде.